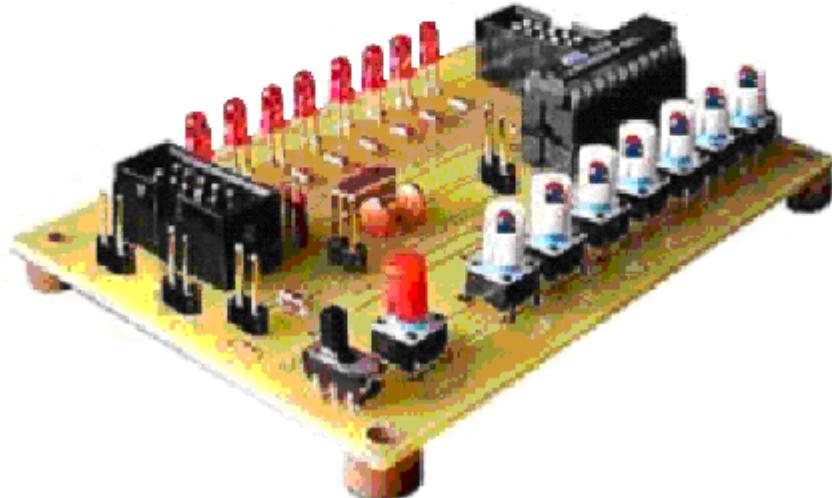


ჯემალ გრიგალაშვილი

# მიკროპროცესორები

Z 86 მიკროკონტროლერთა

ოჯახი



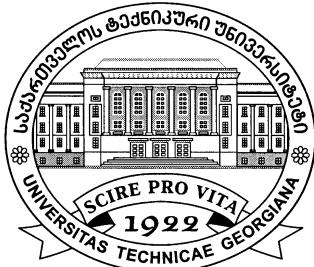
"გექნიკური უნივერსიტეტი"

# საქართველოს ტექნიკური უნივერსიტეტი

ჯ. გრიგალაშვილი

მიკროპროცესორები

Z 86 მიკროკონტროლერთა ოჯახი



რეგისტრირებულია სტუ-ს  
სარედაქციო-საგამომცემლო  
საბჭოს მიერ

თბილისი 2008

განხილულია მიკროპროცესორებისა და მიკროკონტროლერული სისტემების ერთერთი ცნობილი მწარმოებლის, Zilog-ის ფირმის, Z86-ის მიკროკონტროლერების ოჯახი. აღწერილია მათი არქიტექტურა, სამისამართო სივრცე, ძირითადი ფუნქციონალური კვანძები, ბრძანებათა სისტემა, დამისამართების ხერხები და სხვ.

Zilog-ის ფირმის მიკროკონტროლერების არჩევა განპირობებულია იმით, რომ თავის კლასში მისი თანამედროვე მოდელები მათემატიკურ-ლოგიკური შესაძლებლობებით, სწრაფმოქმედებით, ინსტრუქციათა რაოდენობით, მოქნილობით, პერიფერიის ნაირფეროვნებითა და ხარისხით არ ჩამოუგარდება სხვა ცნობილი მწარმოებლების მოდელებს. ამასთანავე, ნებისმიერი ამ ფირმის მოდელის და განსაკუთრებით მათი გაწყობის საშუალებების ფასები მნიშვნელოვნად ნაკლებია ვიდრე სხვა ანალოგიური მოდელებისა.

ამიტომ ამ ფირმის მიკროკონტროლერები, განსაკუთრებით, პოპულარობით სარგებლობს რადიომოყვარულებსა და დამწყებ მკვლევარ დამმუშავებლებს შორის.

დამხმარე სახელმძღვანელო განკუთვნილია საქართველოს ტექნიკური უნივერსიტეტის ინფორმატიკისა და მართვის სისტემების ფაკულტეტის სტუდენტებისათვის.

რეცენზენტი ასოც. პროფესორი ოთარ ქართველიშვილი

© საგამომცემლო სახლი „ტექნიკური უნივერსიტეტი”, 2008

ISBN 978-9941-14-175-1

<http://www.gtu.ge/publishinghouse/>

# ს ა რ ჩ ე ვ ი

<b>შესავალი . . . . .</b>	<b>4</b>
<b>1. Z8 ერთკრისტალური მიკროკონტროლერების ოჯახი . . . . .</b>	<b>6</b>
1.1. Z8 ოჯახის აღწერა . . . . .	6
1.2. Z8 მიკროკონტროლერების არქიტექტურა . . . . .	9
1.2.1. მიკროკონტროლერების სტრუქტურული სქემა . . . . .	9
1.2.2. მიკროკონტროლერების სამისამართო სივრცე . . . . .	11
1.2.2.1. რეგისტრული ფაილის სამისამართო სივრცე . . . . .	12
1.2.2.2. მასსოვრობის სამისამართო სივრცე . . . . .	18
1.2.2.3. სტეკი . . . . .	20
1.2.3. სინქრონიზაცია . . . . .	21
1.2.4. ჩამოყრა და სადარაჯო ტაიმერი . . . . .	24
1.2.5. შეყვანა/გამოყვანის პორტები . . . . .	29
1.2.6. ტაიმერი/მოვლელები . . . . .	42
1.2.7. წყვეტები . . . . .	46
<b>2. Z8 მიკროკონტროლერების ბრძანებათა სისტემა . . . . .</b>	<b>52</b>
2.1. ოპერანდების დამისამართების ხრებები . . . . .	52
2.2. პროცესორის ალმები . . . . .	54
2.3. ბრძანებათა ნაკრები . . . . .	56
2.3.1. ბრძანებათა სისტემის აღწერა . . . . .	59
2.3.2. პროგრამის განშტოების პირობები . . . . .	59
<b>3. Z8 მიკროკონტროლერების კონსტრუქცია . . . . .</b>	<b>60</b>
<b>4. დასკვნა . . . . .</b>	<b>62</b>
<b>ლიტერატურა</b>	

## შესავალი

ინფორმაციის გადაცემისა და დამუშავების მოწყობილობები წარმოადგენენ იმ “აგურებს”, რომლებიდანაც აიგება რთული საინფორმაციო-მმართველი სისტემები, მაგალითად, ISDN-სამსახურების ინტეგრაციის მქონე კავშირის ციფრული ქსელები [1]. ასეთი მოწყობილობების დაპროექტება წარმოადგენს რთულ ტექნიკურ ამოცანას, რადგან მათ უყენებენ სერიოზულ ტექნიკურ მოთხოვნებს:

- მონაცემების გაცვლის ოქმების სირთულეს;
- გადაცემის მაღალ სისტრაფეს;
- დამუშავების ალგორითმების სირთულეს;
- დამუშავების მაღალ სიზუსტეს;
- ანალოგიურ-ციფრული ფუნქციების შესრულების უნარს;
- მაღალ საიმედოობას და უტყუარობას;
- მაღალი მოძრაობისა და უსაფრთხოებისადმი სიმდგრადეს;
- კონსტრუქციული პარამეტრების (გაბარიტული ზომები, მასა), სიმცირეს;
- ენერგომოხმარების სიმცირეს.

ინფორმაციის გადაცემისა და დამუშავების მოწყობილობათა ტექნიკურ მახასიათებლებზე გადამწყვეტ გავლენას ახდენს გამოყენებული ელემენტები ბაზა. ასეთი მოწყობილობების ასაგებად ყველაზე მისადაგებული ელემენტები ბაზაა ერთკრისტალიანი მიკროკონტროლები (მკ). მსოფლიო ბაზარზე ასეთი ხელსაწყოებს ამზადებს მიკროპროცესორების ყველა მოწინავე მწარმოებლები: Intel, Motorola, Texas Instruments, Michrochip Technology, Zilog, Atmel და სხვა. მოწყობილობათა განხილული კლასისთვის განსაკუთრებულ ინტერესს წარმოადგენს მიზერული მოხმარებული სიმძლავრის მქონე მცირებაბარიტიანი მიკროკონტროლერები. მათ შორის შეიძლება გამოყოფილი ფირმის Michrochip Technology-ის PIC 16CXX [2] და ფირმა Zilog-ის Z8 მიკროკონტროლერები [3,4]. PIC კონტროლერები მიეკუთვნებიან ე.წ. ბრძანებათა შეკვეცილ სისტემათა (Reduced Instruction Set Command - RISC) პროცესორებს, Z8 - ისეთი პროცესორებია, რომელთაც გააჩნიათ ბრძანებათა კომპლექსური სისტემა (Complex Instruction Set Command - CISC). მათ უპირეატესობას წარმოადგენს ბრძანებათა უფრო მაღალი დონე, რაც საშუალებას იძლევა პროგრამული კოდი გადააქციოს უფრო ეფექტურ კოდად დაკავებული მეხსიერების მოცულობისა და შესრულების დროის თვალსაზრისით. მათი გამოყენება ამარტივებს აგრეთვე დაპროგრამებას ასემბლერის ენაზე. ყოველივე ზემოთაღნიშნული

საშუალებას იძლევა რეკომენდაცია გავუწიოთ Z8 ოჯახის მიკროკონტროლერს როგორც ინჟინრული კონტროლისა და მონიტორინგის ამოცანების გადასაწყვეტად ასევე ინფორმაციის დამუშავებისა და გადაცემის მოწყობილობათა პროექტირების პრაქტიკაში გამოსაყენებლად [5].

წინამდებარე ნაშრომში დაწვრილებითაა განხილული Z8 ოჯახის მიკროკონტროლერების არქიტექტურული აგებულებისა და პროგრამირების საკითხები.

# 1. Z8 ერთკონტალიანი მიკროკონტროლერების ოჯახი

## 1.1 Z8 ოჯახის აღწერა

Z8 ოჯახის მიკროკონტროლერის უახლეს მოდელებს შორის უნდა გამოვყოთ კომპლემენტარული მეტალ-ჟანგეულნახევარგამტარული (კმუნ) ტექნოლოგიით შესრულებული მცირე ენერგო მომხმარებელი მიკროკონტროლერის ჯგუფი, რომელთა ძირითადი პარამეტრები მოყვანილია ცხრილ 1.1-ში.

**Z8 ოჯახის, ენერგიის მცირე მოხმარების მიკროკონტროლერები**

**ცხრილი 1.1**

მიკროსქემის აღნიშვნა	მმმ ბაიტი	ოომმ ბაიტი	შეყვანა/ გამოყვანა	სწრაფქმედ- ება მგვტ. (მაქს.)	კორპუსი გამომყვანთა რაოდენობა
Z86x02	512	61	14	8	18
Z86x03	512	61	14	8	18
Z86x04	1K	125	14	12	18
Z86x06	1K	125	14	12	18
Z86x08	2K	125	14	12	18
Z86x31	2K	125	24	16	28
Z86x30	4K	237	24	16	28
Z86x40*	4K	236	32	16	40/44

შენიშვნა: X - შესრულების ლიტერა C, E, ან L.

\*-შესაძლებელია მუდმივი მახსოვრობის მოწყობილობის (მმმ) და ოპერატორული მახსოვრობის მოწყობილობის (ომმ) მიერთება 60 კილობაიტის მოცულობით.

მიკროკონტროლერის აღნიშვნა შედგება ფირმის – Z კრეფიქსისაგან, ოჯახის ნომრისაგან – 86, შესრულების ლიტერისა და მოდელის ნომრისაგან. მიკროკონტროლერებს, რომელთა აღნიშვნაში შედის ლიტერი „C“, გააჩნიათ მუდმივი მახსოვრობის მოწყობილობა (მმმ) ჩაკერებული პროგრამირებით. ლიტერი „E“ აღნიშვნაში მიუთითებს მიკროკონტროლერის ვარიანტზე ერთჯერადი ელექტრულად პროგრამირებადი მმმ-თი. ლიტერი „L“ შეესაბამება ვარიანტებს მასური მმმ-თი და კვების შემცირებული ძაბვით. პირველები გამოიყენება სერიული ნიმუშების გამოსაშვებად (5000 და მეტი ცალი), მეორენი - საცდელი, ერთეული და მცირესერიული ნიმუშებისათვის, მესამენი - სერიული მოწყობილობებისათვის

ავტონომიური აკუმულატორული პერიოდით ან წყვილი მშრალი გალვანური ელემენტების კვებით.

ფირმა - დამამზადებელი ამზადებს სპეციალურ იაფ მოწყობილობას IBM PC კომპიუტერზე ორიენტირებული აპარატულ-პროგრამული კროს-საშუალებების სახით, მკ-ს ბაზაზე ნიმუშთა დასამუშავებლად, რომელშიც შედის აგრეთვე პროგრამატორიც ერთჯერადად პროგრამირებადი მკ-ოვის (მაგალითად, შიდასქემური ემულატორ-პროგრამატორი Z86CCP01ZEM თავისი პროგრამული უზრუნველყოფით). ყველა მკ-ს [4,6] გააჩნია წყვეტების 5-6 დონიანი კონტროლერი, ერთი ან ორი ტაიმერი მთვლელი და ორი ანალოგური კომპარატორი. ეს უკანასკნელი საშუალებას გვაძლევს გადავჭრათ დამატებითი კომპონენტების გამოუყენებლად ძაბვის დონეების შედარების, გადამწოდების მოკლეშერთული მდგომარეობის დეტექტირების, ანალოგურ-ციფრული გარდაქმნების საკითხები. გარდა ამისა, 06 მოდელს გააჩნია ჩაშენებული მიმდევრობითი ინტერფეისიც.

მკ-ს შეყვანა/გამოყვანის ხაზები უზრუნველყოფენ შეთავსებადობას კმუნ-დონეებთან. გამომავალ გამაძლიერებლებს პროგრამული უზრუნველყოფის მართვის ქვეშ შეუძლიათ როგორც ორტაქტიანებად სქემებად, ან როგორც ღია შენაკადებიან სქემებად კონფიგურირება. გარდა ამისა, დენის მკვეთრი ზრდის გამოსარიცხად, რომელსაც მოიხმარენ შემავალი კმუნ გასაღებები შემავალი სიგნალის წყაროს არარსებობისას, ყველა ციფრული შესასვლელი აღჭურვილია დონის ავტოფიქსატორებით (Auto Latch).

მკ-ს ბოლო ვერსიებში ავტოფიქსატორები შეიძლება გამოირთოს, რაც ზრდის შესასვლელების შეთავსებადობას. (განსაკუთრებით ანალოგური ხაზებისათვის).

მკ-ის დამმუშავებლებმა მათში გაითვალისწინეს მთელი რიგი აპარატული ფუნქციები, რომლებიც უზრუნველყოფენ მუშაობის საიმედოობას მაღესტრაბილიზირებელი ფაქტორებისა და ხელშეშლების ზეგავლენის პირობებში: ავტომატური ნულზე დაყენება კვების (Power-On Reset) ჩართვისას, სადარაჯო ტაიმერი (Watch-Dog Timer), დაცვა კვების ძაბვის შემცირებისაგან (Low-Voltage Protection), ოპერატიული მახსოვრობის მოწყობილობის (ომმ) დაცვა (RAM Protect).

ავტომატური ნულზე დაყენება კვების ჩართვისას ხდება ჩამოყრის სპეციალური ტაიმერით, რომლის მუშაობაც სინქრონიზირდება ჩაშენებული RC-გენერატორიდან. ეს ტაიმერი უზრუნველყოფს პროცესორის შეკავებას ნულოვან მდგომარეობაში, სანამ მკვებავი ძაბვა არ მიაღწევს ნომინალურ დონეს, ხოლო

ძირითადი სინქრონიზაციის გენერატორზე არ დამყარდება სტაბილური რეჟიმი.

სადარაჯო ტაიმერი იცავს პროცესორს „დაკიდებისაგან“. ტაიმერს პროგრამულად მართავს სპეციალური ბრძანებები. პროგრამის „დაკიდებისას“ სადარაჯო ტაიმერის ხელახლა გაშვების მორიგი ბრძანება არ შესრულდება, ის ბოლომდე გააგრძელებს თვლას ბოლოს გამოიძახებს მკ-ს ჩამოყრის ფუნქციას. ამით მკ-ს გამოთვლითი პროცესი აღდგენილი იქნება.

კვების ძაბვის შემცირებისაგან დაცვის ფუნქცია საშუალებას იძლევა უზრუნველყოფილ იქნეს გამოთვლითი პროცესის კორექტული განახლება მკვებავი ძაბვის „ჩავარდნებისაგან“.

ომმ-ს დაცვის არსი მდგომარეობს შესაძლებლობაში პროგრამულად ვმართოთ მიკითხვა ომმ-ს გარკვეული არისადმი, რომელიც შეიცავს მმართველ ინფორმაციას. მიკითხვის აკრძალვა იძლევა ამ ინფორმაციის დაცვისა და მისი სწორად გამოყენების გარანტიას, მაგალითად, პროგრამული მრიცხველის შეფერხების შემთხვევაში, რომლის შედეგად შეიძლება მოხდეს არაკორექტული მიმართვა ომმის ამ არისადმი და მმართველი ინფორმაციის დამახინჯება.

მიკროკონტროლერი მუშაობენ მკვებავი ძაბვის ფართო დიაპაზონში: 3-5,5ვ (ვოლტი) – ჩაკერებული გამოყენებისათვის; 4,5-5,5ვ – ერთჯერადი პროგრამირებადისთვის და 2-3,9ვ – ძაბვის შემცირებული კვებით შესრულებისათვის. მაქსიმალურ ხელმისაწვდომ სიხშირეზე სტანდარტულ რეჟიმში მუშაობისას მკ-ს მოხმარებული სიმძლავრე შეადგენს 30-60 მვტ-ს.

მოხმარებული სიმძლავრის ეკონომიის მიზნით გათვალისწინებულია, აგრეთვე, მიკრომოხმარების ორი სარეზერვო რეჟიმი: HALT და STOP. პირველ რეჟიმში გამოირთვება პროცესორის სინქრონიზაცია, ხოლო ტაიმერ/მრიცხველები და წყვეტის სქემები რჩებიან აქტიურები. მეორე რეჟიმში გამოირთვება სინქრონგენერატორიც. ამ შემთხვევაში მხოლოდ სადარაჯო ტაიმერს შეუძლია თავისი მუშაობის გაგრძელება.

სინქრონიზაციის ჩაშენებული გენერატორის ორიგინალური სქემა საშუალებას იძლევა დროისმომცემი ელემენტების სახით გამოიყენოთ კვარცული და კერამიკული რეზონატორები, LC და RC-წრედები. შესაძლებელია სინქრონიზაციაც გარე წყაროდანაც. მკ-ს ფუნქციონირება უზრუნველყოფილია სამუშაო სიხშირების ფართო დიაპაზონში 10 კჰ-დან მაქსიმალურამდე (იხ. ცხრილი 1.1.) თანაც, რაც უფრო დაბალია სიხშირე, მით ნაკლებია მოხმარებული დენის სიდიდე კვების წყაროდან. მაგალითად, „C“ ვერსიის შემთხვევაში 32 კჰ სიხშირეზე მუშაობისას მკ-ს უმრავლესობა უზრუნველყოფს დენის სიდიდის მოხმარებას არაუმეტეს 8 მკა-ისა.

ელექტრომაგნიტური შეთავსებადობისადმი მაღალი  
მოთხოვნების პირობებში გამოყენებისათვის Z8 მკ შეიძლება  
გადაყვანილ იქნას ნაკლებხმაურიან რეჟიმში (Low Noise). ამ რეჟიმში  
რამდენადმე უარესდება გამოყვანის პორტების  
დატვირთვისუნარიანობა და იზრდება გარდამავალი პროცესების  
დრო, თუმცა მნიშვნელოვნად მცირდება ელექტრომაგნიტური  
გამოსხივების დონე. ამ დროს კვარცული გარე რეზონატორის  
სიხშირე შეზღუდულია 4 მჰც სიხშირემდე.

დამამზადებელი მკ-ს სტანდარტული შესრულებისას  
უზრუნველყოფს მის საიმედო მუშაობას გარემო ტემპერატურის 0-  
დან  $70^{\circ}\text{C}$  ცვლილებისას და გაფართოებული ტემპერატურული  
დიაპაზონით (Extended Temperature) შესრულებისას  $40$ -დან  $105^{\circ}\text{C}$   
ცვლილებისას. აღსანიშნავია, რომ ყველა მკ „C“ ლიტერით და 02,  
04, 08, 30, 31, 40 მოდელები „E“ ლიტერით ჩვეულებრივად მიეწოდება  
გაფართოებულ დიაპაზონში სამუშაოდ.

და ბოლოს, კონკურენტების მიერ მკ-ს პროგრამის კოპირების  
შესაძლებლობის გამოსარიცხად გათვალისწინებულია მმმ-ის დაცვის  
ბიტი (ROM Protect). მკ-ს უფრო ადრეულ ვერსიებში დაცვის ბიტის  
დაყენება კრძალავდა მმმ-დან (LDC, და LDCI) ჩატვირთვის  
ბრძანებებს, რაც ამავდროულად აიძულებდა პროგრამისტს უარი  
ეთქვა იმ საკმაოდ ეფექტური ალგორითმების გამოყენებაზე, რაც  
ცხრილების დათვალიერებაზე იყო დაფუძნებული. მკ-ს ბოლო  
ვერსიებში მმმ-დმი ხელმისაწვდომობა ბლოკირებულია დაცვის ბიტის  
დაყენებით, ზემოთ მითითებული ბრძანებების აკრძალვისა და რაიმე  
ალგორითმული შეზღუდვების გარეშე.

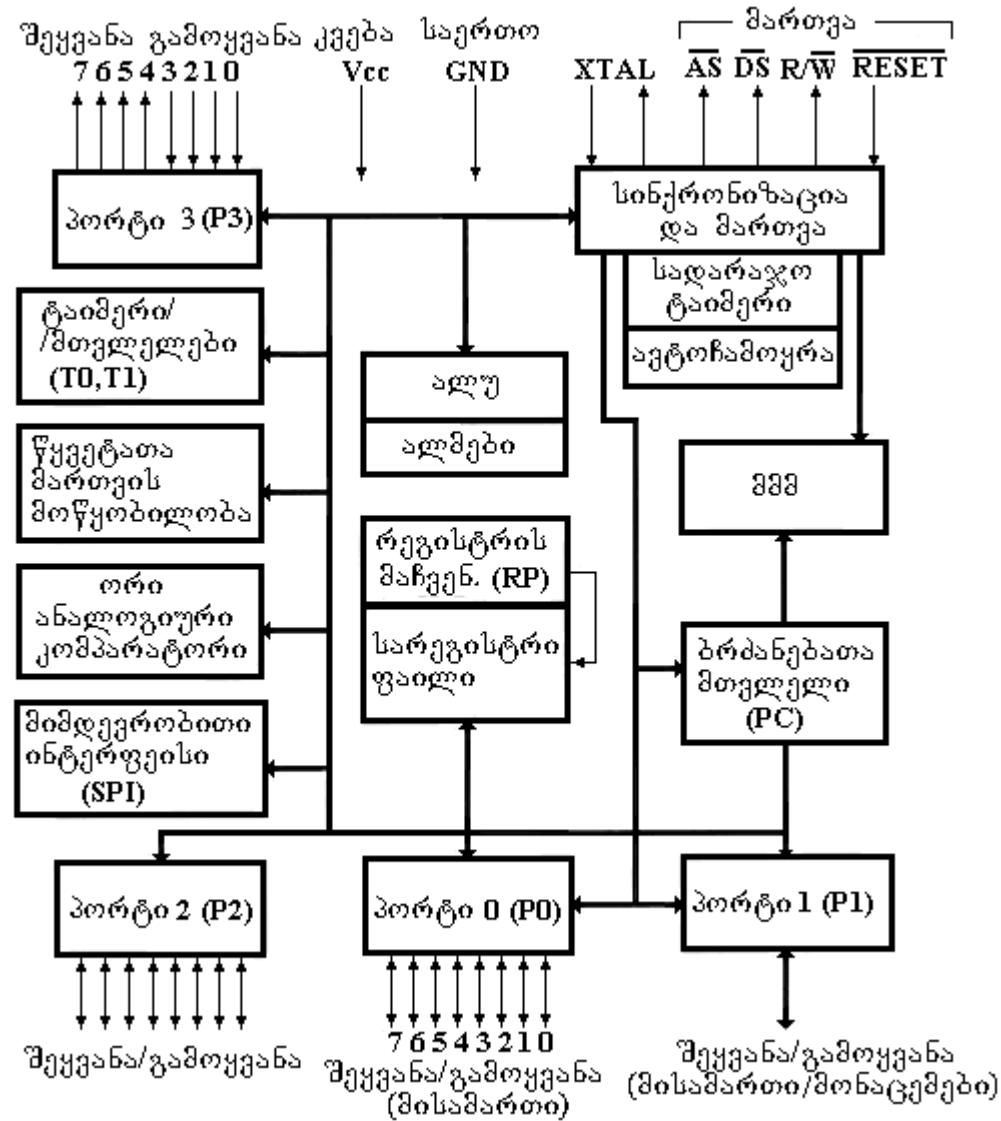
## 12. Z8 მიკროკონტროლერების არქიტექტურა

### 12.1. მიკროკონტროლერების სტრუქტურული სქემა

ნახ 1.1.-ზე მოყვანილია მკ-ს განზოგადებული სტრუქტურული  
სქემა, ხოლო ცხრილ 1.2-ში მითითებულია სტრუქტურის  
ელემენტების ვარიანტული ნაკრები თითოეული მოდელისთვის.

მკ-ს სტრუქტურის თანახმად, ნახ. 1.1-ზე ოპერაციული  
მოწყობილობა წარმოდგენილია არითმეტიკულ-ლოგიკური კვანძით  
(ალკ). მკ-ს მართვის მოწყობილობა შეიცავს PC (Program Counter)  
ბრძანებათა მთვლელს და სინქრონიზაციისა და მართვის კვანძს  
სადარაჯო ტაიმერთა და ავტოჩამოყრის სქემით.

მკ-ს მეხსიერების სისტემა წარმოდგენილია მუდმივი  
მახსოვრობის მოწყობილობით (მმმ) პროგრამების შესანახად და  
ოპერატიული მეხსიერებით მონაცემებისა და სტეკისთვის, რომელიც  
შესრულებულია სარეგისტრო ფაილის სახით.



ნახ 1.1 მიკროკონტროლერების განზოგადებული სტრუქტურული სქემა

სარეგისტრო ფაილის სამისამართო ველის ზომის შესამცირებლად იგი დაყოფილია მუშა ჯგუფებად. აქტიური ჯგუფის ნომერი მოცემულია RP (Register Pointer) რეგისტრების სპეციალური მაჩვენებლით. მე-40 მოდელს გააჩნია 64 კბაიტამდე მეხსიერების მოცულობის გაფართოების შესაძლებლობა პროგრამისა და მონაცემების გარე მეხსიერების მიერთების გზით.

მე-8 შევანა/გამოყვანის მოწყობილობა წარმოდგენილია 4 პროგრამირებადი პორტით. გარდა ამისა, მე-8 კრისტალზე შესრულებულია რიგი პერიფერიული მოწყობილობა: 1-გაიმერ/მრიცხველის, წყვეტების მართვის მოწყობილობა, 2-ანალოგური კომპარატორი და თანმიმდევრული ინტერფეისი SPI (Serial Peripheral Interface).

მიკროკონტროლიორის გამომყვანების დანიშნულება გასაგებია ნახ. 1 -დან მართვისა და სინქრონიზაციის კვანძის გამომყვანების გამოკლებით, რომელთა ფუნქციები განმარტებულია ქვემოთ:

### Z8 მიკროკონტროლერების მოდელთა სტრუქტურის პარამეტრები ნახ. 1.1-ისთვის

ცხრილი 1.2

მოდელი	კვანძები	გამომყვანები						
		T0	T1	SPI	მართვა	პორტი P0 76543210	პორტი P1	პორტი P3 76543210
02	-	*	-	-	***	-	-	***
03	-	*	-	-	-	-	-	*****
04	*	*	-	-	***	-	-	***
06	*	*	*	-	-	-	-	*****
08	*	*	-	-	***	-	-	***
31	*	*	-	-	*****	-	-	*****
30	*	*	-	-	*****	-	-	*****
40	*	*	-	*	*****	*	*	*****

XTAL–გამომყვანები, კვარცის ან კერამიკული რეზონატორის LC-ან RC- წრედების მისაერთებლად.

/AS–მისამართის სტრობის (Address Strobe) გამომყვანი;

DS–მონაცემთა სტრობის (Data Strobe) გამომყვანი;

R//W–სიგნალი “კითხვა//ჩაწერა” (Read//Write);

RESET– ჩამოყრის შესასვლელი.

შენიშვნა: აქ და შემდგომში დაბალი აქტიური დონის მქონე სიგნალებისთვის გამოიყენება ორი ექვივალენტური აღნიშვნა, მაგ. AS თავზემოთ ხაზით, ან და / AS.

მკ-ს სხევადასხვა მოდელში გარკვეული კვანძებისა და გამომყვანების ფიზიკური არსებობა აღნიშნულია ცხრილ 1.2-ში ნიშნით ” \* ”.

#### 1.2.2. მიკროკონტროლერების სამისამართო სივრცე

მკ-ს სამისამართო სივრცე შედგება სარეგისტრო ფაილის სამისამართო სივრცისა და მეხსიერების სამისამართო სივრცისაგან. სარეგისტრო ფაილის სამისამართო სივრცეში ჩართულია პერიფერიული რეგისტრები, მმართველი რეგისტრები, შეყვანა/გამოყვანის პორტები და საერთო დანიშნულების რეგისტრები

(სდრ). ეს კანასენელნი წარმოქმნიან მკ-ს ომბ-ს. მეხსიერების სამისამართო სივრცე წარმოქმნილია პროგრამების შიდა და გარე მეხსიერების უჯრედების სახით პროგრამული კოდისა და კონსტანტების შესანახად, აგრეთვე, მონაცემთა მეხსიერების გარე უჯრედების სახით მონაცემების შესანახად და სტეპის განსათავსებლად.

### 1.2.2.1. რეგისტრული ფაილის სამისამართო სივრცე

სარეგისტრო ფაილი შედგება მკ-ს ყველა მოდელში არსებული სტანდარტული სარეგისტრო ფაილისაგან (სსფ) და გაფართოებული სარეგისტრო ფაილისაგან (გსფ), რომელიც ნაწილობრივ გამოიყენება მკ-ს ზოგიერთ მოდელში დამატებითი ფუნქციების მართვისთვის. სარეგისტრო ფაილის სტრუქტურა ნაჩვენებია ნახ. 1.2-ზე.

სსფ შედგება 256 რვაბიტიანი რეგისტრისაგან თექვსმეტობითი დამისამართებით OOH-დან FFH-მდე (აქ და შემდეგ H-აღრიცხვის თექვსმეტობითი სისტემის სუფიქსი). სსფ სამისამართი სივრცე დაყოფილია რეგისტრების 16 მუშა ჯგუფად თითოეულში 16-16 რეგისტრით. მუშა ჯგუფი 0 შეიცავს რეგისტრებს მისამართებით OOH-დან OFH-მდე, ჯგუფი 1-რეგისტრებს მისამართებით 1OH-დან 1FH-მდე და ა.შ. მაშასადამე, მართებულია ჩავთვალოთ, რომ მისამართის პირველი თექვსმეტობითი ციფრი შეესაბამება რეგისტრების მუშა ჯგუფის ნომერს, ხოლო მეორე-რეგისტრის ნომერს. ნახ. 1.2-ზე გამოყოფილია სსფ რეგისტრთა მუშა ჯგუფები თითოეული ჯგუფის ნულოვანი რეგისტრის მისამართის მითითებით აღრიცხვის თექვსმეტობით სისტემაში.

რეგისტრების ნულოვანი მუშა ჯგუფი განსაკუთრებულია, ის შეიძლება ჩანაცვლებულ იქნეს გსფ-დან რეგისტრების ჯგუფებით. გსფ შეიცავს რეგისტრების 16 გაფართოებულ ჯგუფს თითოეულში 16-16 რეგისტრით. ნახ. 1 ში მითითებულია გაფართოებული სარეგისტრო ჯგუფების ნომრები. უნდა აღინიშნოს, რომ სსფ მუშა ჯგუფი 0 ემთხვევა გსფ გაფართოებულ ჯგუფს 0.

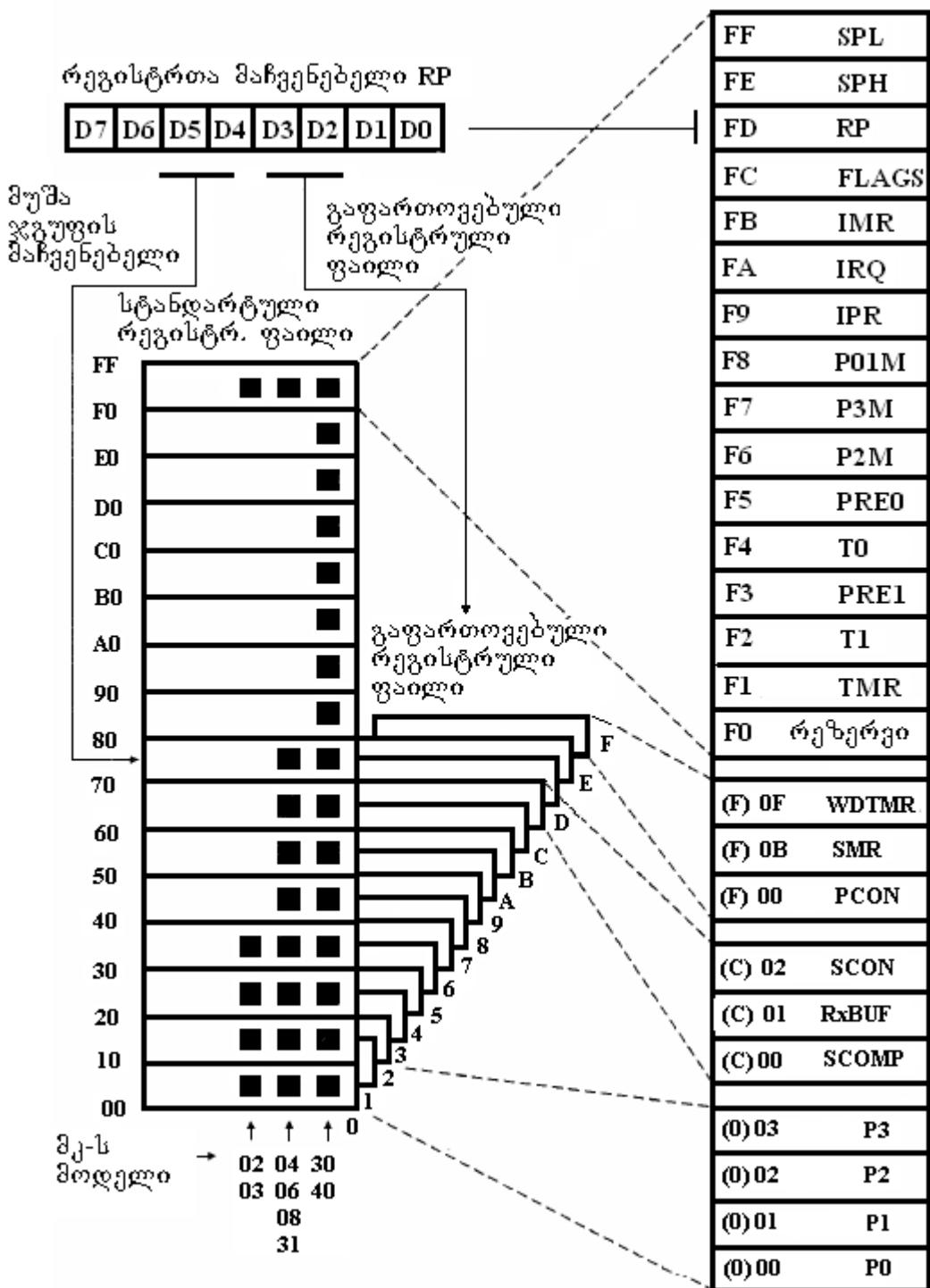
FDH (253) მისამართით სსფ-ში განთავსებული სპეციალური რეგისტრი RP (Register Pointer- რეგისტრების მაჩვენებელი) შეიცავს ორ ოთხბიტიან მაჩვენებლებს, რომლებიც განსაზღვრავენ მუშა (უფროსი ტეტრადა) და გაფართოებული (უმცროსი ტეტრადა) სარეგისტრო ჯგუფების მიმდინარე ნომრებს. RP რეგისტრის გადატვირთით შეიძლება ოპერატიულად შევცვალოთ რეგისტრების არჩეული ჯგუფები. დატვირთვის ბრძანებაში მითითებული თექვსმეტობითი რიცხვის უფროსი ციფრი განსაზღვრავს მუშა ჯგუფის ნომერს, ხოლო უმცროსი-რეგისტრების გაფართოებული ჯგუფის ნომერს.

რეგისტრებისადმი მიწვდომა შეიძლება განხორციელებულ იქნას როგორც სრული რვაბიტიანი მისამართის საშუალებით, ისე მოკლე ოთხბიტიანი მისამართის საშუალებითაც. უკანასკნელ შემთხვევაში მისამართი განსაზღვრავს რეგისტრის ნომერს მიმდინარე მუშა ჯგუფში. თუ მიმდინარე მუშა ჯგუფი – 0-ია, მაშინ არჩეულ იქნება შესაბამისი რეგისტრი მიმდინარე გაფართოებული ჯგუფიდან. რვაბიტიანი მისამართის OXH (სადაც X-ნებისმიერი თექვსმეტობითი ციფრია) გამოყენების შემთხვევაში აირჩევა მიმდინარე გაფართოებული სარეგისტრო ჯგუფის X რეგისტრი, ხოლო მისამართები 1XH-FXH შეესაბამებიან სსფ რეგისტრებს. უკანასკნელ შემთხვევაში გამონაკლისს წარმოადგენს E რეგისტრების მუშა ჯგუფი (მისამართები EOH-EFH), რომელსაც არ შეიძლება მივმართოთ რვაბიტიანი მისამართის საშუალებით, რადგან ბაიტური ფორმატი EXH რეზერვირებულია მკ-ს დამმუშავებლების მიერ შემოკლებულ მისამართიანი ბრძანებებისათვის.

მკ-ს სხვადასხვა მოდელებს გააჩნიათ ფიზიკურად მისაწვდომი სარეგისტრო ჯგუფების სხვადასხვა კრებულნი. სსფ-თვის ეს კრებული ნაჩვენებია სვეტებიანი დიაგრამის ნახ. 1.2-ზე. რეგისტრების გაფართოებული ჯგუფი 0 (ის კი რეგისტრების მუშა ჯგუფია 0) არსებობს მკ-ს ყველა მოდელში. რეგისტრების გაფართოებული ჯგუფი C არის მხოლოდ 06 მოდელში, ხოლო რეგისტრების გაფართოებული ჯგუფი F არსებობს მოდელებში 03, 06, 30, 31, 40. 1-F გაფართოებული ჯგუფების გამოუყენებელი რეგისტრები დარეზერვირებულია მკ-ს დამმუშავებლის მიერ შემდგომი გამოყენებისათვის.

სსფ რეგისტრების ნაწილს გააჩნია სპეციალური დანიშნულება (მმართველი და პერიფერიული რეგისტრები), დანარჩენი ნაწილი კი საერთო დანიშნულების რეგისტრებია – POH (General Purpose Register - GPR). უკანასკნელნი ქმნიან კიდევაც მკ-ს ოპერატიულ დამამახსოვრებელ მოწყობილობას (ოდმ). სპეციალური დანიშნულების რეგისტრები თავმოყრილია F მუშა ჯგუფში და გაფართოებულ/მუშა ჯგუფში 0. გაფართოებული ჯგუფების ყველა გამოყენებულ რეგისტრს გააჩნია სპეციალური დანიშნულება. ნახ. 1.2-ზე მარჯვენა მხარეს ნაჩვენებია სპეციალური დანიშნულების ყველა რეგისტრი. თითოეული რეგისტრისთვის მითითებულია თექვსმეტანრიგიანი მისამართი და იდენტიფიკატორი, რომელიც წარმოადგენს რეგისტრის დანიშნულების აბრევიატურას.

ცხრილ 1.3-ში კი მოყვანილია ამ რეგისტრების სრული ჩამონათვალი თავიანთი იდენტიფიკატორის მითითებით, ინგლისურ და რუსულ ენებზე დანიშნულებისა და მიკითხვის ოპერაციათა ხასიათის (R-წაკითხვა, W-ჩაწერა) მითითებით.



ნახ. 1.2 რეგისტრული ფაილის სტრუქტურა

# სპეციალური დანიშნულების რეგისტრები

## ცხრილი 1.3

იდენტიფიკა- ატორი	დანიშნულება		მიწვ- დომა
	ინგლისური	ქართული	
SPL	Stack Pointer Low Byte	სტეკის მაჩვენებელი უმცროსი ბაიტი	R/W
SPH	Stack Pointer High Byte	სტეკის მაჩვენებელი უფროსი ბაიტი	R/W
RP	Register Pointer	რეგისტრების მაჩვენებელი	R/W
FLAGS	Program Control Flags	პროგრამული კონტროლის ალმები	R/W
IMR	Interrupt Mask Register	წყვეტის ნიღბის რეგისტრი	R/W
IRQ	Interrupt Request Register	წყვეტის მოთხოვნის რეგისტრი	R/W
IRP	Interrupt Priority Register	წყვეტის პრიორიტეტის რეგისტრი	W
P01M	Port 0-1 Mode Register	0-1 პორტების რეჟიმის რეგისტრი	W
P3M	Port 3 Mode Register	3 პორტის რეჟიმის რეგისტრი	W
P2M	Port 2 Mode Register	2 პორტის რეჟიმის რეგისტრი	W
PRE0	TO Prescaler	წინასწარგამყოფი T0	W
TO	Timer/Counter TO	გაიმერ/მრიცხველი T0	R/W
PRE1	T1 Prescaler	წინასწარგამყოფი T1	W
T1	Timer/Counter T1	გაიმერ/მრიცხველი T1	R/W
TMR	Timer Mode Register	გაიმერების რეჟიმების რეგისტრი	R/W
WDTMR	Watch Dog Timer Mode Register	საგუშაგო გაიმერის რეჟიმის რეგისტრი	W
SMR	Stop-Mode Recovery Register	STOP-ის რეჟიმიდან აღდგენის რეგისტრი	W*
PCON	Port Control Register	პორტების მართვის რეგისტრი	W
SCON	SPI Control Register	მიმღევრობითი ინტერფეისის	R/W

		მართვის რეგისტრი	
RxBUF	SPI Receive Buffer	მიმღევრობითი ინტერფეისის მიმღები ბუფერი	R/W
SCOMP	SPI Compare Register	მიმღევრობითი ინტერფეისის შედარების რეგისტრი	R/W
P3	Port 3	პორტი 3	R/W
P2	Port 2	პორტი 2	R/W
P1	Port 1	პორტი 1	R/W
P0	Port 0	პორტი 0	R/W

შენიშვნა: \*SMP რეგისტრის ბიტი 7 – მხოლოდ კითხვისთვის  
R – მხოლოდ წაკითხვა, W – მხოლოს ჩაწერა

მიკროკონტროლერის სხვადასხვა მოდელებისათვის  
სპეციალური დანიშნულების რეგისტრის კრებული მოყვანილია  
ცხრილ 1.4 –ში.

### სპეციალური დანიშნულების რეგისტრების კრებული ცხრილი 1.4

რეგისტრის სახელწოდება	მატ-ს მოდელი							
	02	03	04	06	08	31	30	40
SPL	+	+	+	+	+	+	+	+
SPH	*	*	*	*	*	*	*	+
RP	+	+	+	+	+	+	+	+
FLAGS	+	+	+	+	+	+	+	+
IMR	+	+	+	+	+	+	+	+
IRQ	+	+	+	+	+	+	+	+
IPR	+	+	+	+	+	+	+	+
P01M	+	+	+	+	+	+	+	+
P3M	+	+	+	+	+	+	+	+
P2M	+	+	+	+	+	+	+	+
PRE0	-	-	+	+	+	+	+	+
T0	-	-	+	+	+	+	+	+
PRE1	+	+	+	+	+	+	+	+
T1	+	+	+	+	+	+	+	+
TMR	+	+	+	+	+	+	+	+

WDTMR	-	+	-	+	-	+	+	+
SMR	-	+	-	+	-	+	+	+
PCON	-	+	-	+	-	+	+	+
SCON	-	-	-	+	-	-	-	-
RxBUF	-	-	-	+	-	-	-	-
SCOMP	-	-	-	+	-	-	-	-
P3	+	+	+	+	+	+	+	+
P2	+	+	+	+	+	+	+	+
P1	-	-	-	-	-	-	-	+
P0	+	-	+	-	+	+	+	+

შენიშვნა: 1. რეგისტრის არსებობა აღნიშნულია ნიშნით „+”.

2.SPH რეგისტრი ყველა მოდელში, გარდა 40-სა, იხმარება როგორც საერთო დანიშნულების GPR რეგისტრი (აღნიშნულია ნიშნით \*).

მკ-ს პროგრამირებისას უნდა გავითვალისწინოთ რეგისტრებისადმი მიღების ხერხი. მხოლოდ ჩაწერსათვის განკუთვნილი რეგისტრების წაკითხვა მოგვცემს შედეგს FFH. ამიტომ ამ რეგისტრების გამოყენება ბრძანებებში, სადაც ხდება მათი წაკითხვა (მაგალითად, OR, და AND ლოგიკურ ბრძანებებში), მოგვცემს მცდარ შედეგს. როდესაც 0 და 1 პორტების ხაზები განსაზღვრულია, როგორც სამისამართო გამოსასვლელები, ისინი იძენენ მხოლოდ ჩაწერისათვის რეგისტრების სტატუსს. და ბოლოს, რეგისტრი WDTMR ჩაწერილ უნდა იქნეს მკ-ს ნულზე დაყენების შემდეგ სინქრონიზაციის პირველი 64 ტაქტის განმავლობაში.

სდრ-ები, ბრძანებათა სისტემის თვალსაზრისით, შეიძლება განხილულ იქნენ არა მარტო როგორც ცალკეული რვაბიტიანი რეგისტრები, არამედ რეგისტრთა თექვსმეტბიტიანი წყვილებიც. ამ დროს დაცულ უნდა იქნეს ლურბრივი გასწორება, ე.ი. სარეგისტრო წყვილის მისამართი უნდა იყოს ლური. ამ დროს სარეგისტრო წყვილის უფროსი ბაიტი თავსდება ლური მისამართზე, ხოლო უმცროსი კენტზე. მუშა სარეგისტრო ჯგუფში რეგისტრთა წყვილი იქნება 8, და მათ შეესაბამება მხოლოდ ოთხი ნომერი: 0, 2,...,14. მიკითხვა რეგისტრების ცალკეულ ბიტებისადმი ხორციელდება ნილბების მქონე ლოგიკური ბრძანებებით.

მმ-ს დაცვის ფუნქცია მდგომარეობს იმაში, რომ სამისამართო სივრცის უფროსი ნაწილი 80H-დან EFH-მდე (მმართველი ჯგუფების რეგისტრების გამოკლებით) შეიძლება დაცულ იქნეს წაკითხვისა და ჩაწერისაგან. მმ-ს დაცის ბიტი პროგრამირდება მმმ-ს

თანადროულად (მასიურად ან ელექტრულად). თუ ეს ბიტი დაპროგრამირებულია, მაშინ დაცვის ფუნქციას პროგრამულად მართავს IMR რეგისტრის DC ბიტი. ლოგიკური 1 ჩართავს დაცვის ფუნქციას, ლოგიკური 0-კი გამორთავს. ეს ფუნქცია გააჩნიათ მხოლოდ მკ-ს 30 და 40 მოდელებს.

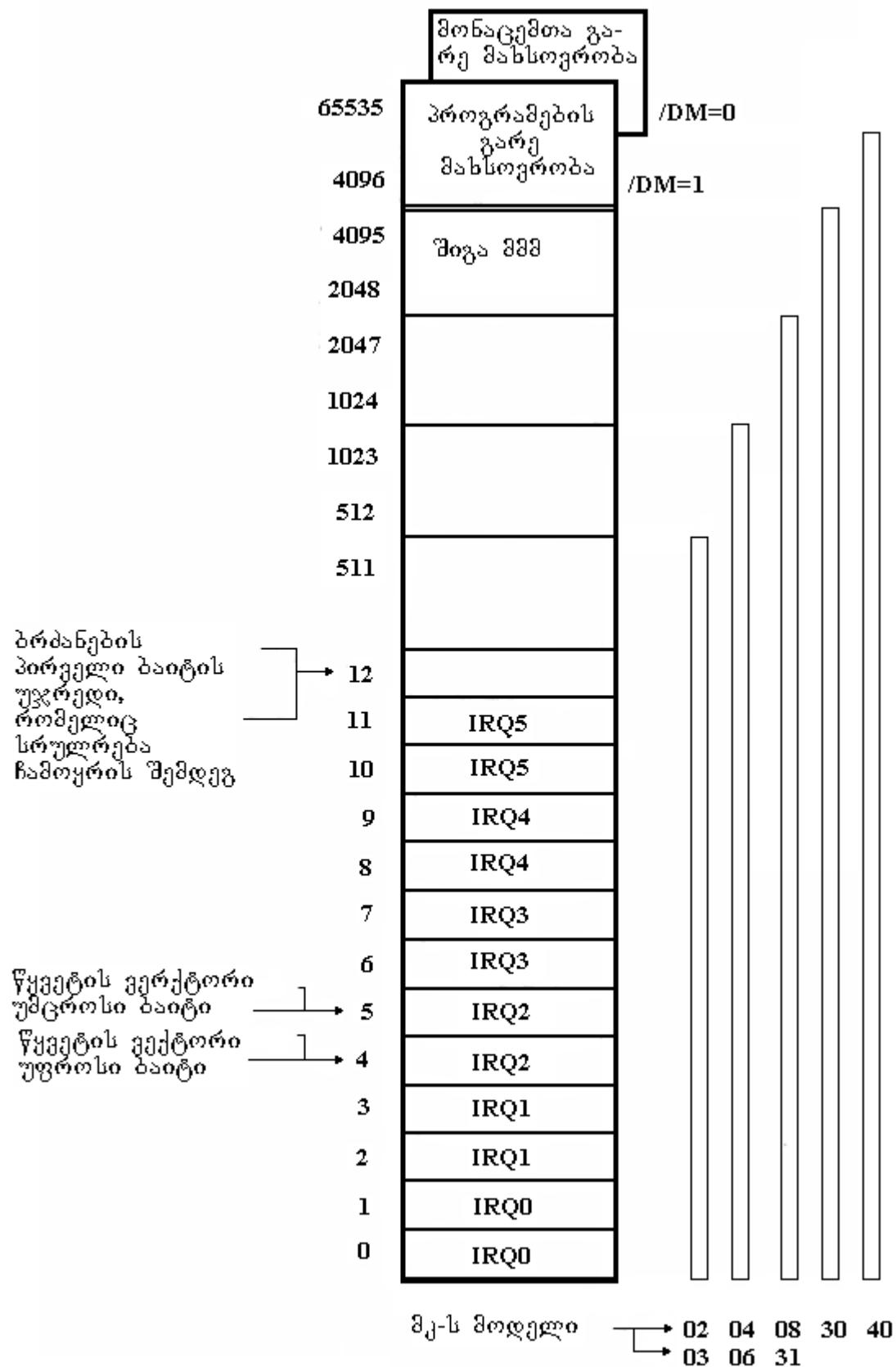
### 1.2.2. მახსოვრობის სამისამართო სივრცე

მახსოვრობის (მეხსიერების) სამისამართო სივრცე შედგება პროგრამათა მესიერების სამისამართო სივრცისა და მონაცემთა მესიერების სამისამართო სივრცისაგან. პროგრამათა მეხსიერება შედგება შიდა მმმ-გან და გარე მეხსიერებისაგან. მონაცემთა მეხსიერება, აგრეთვე, გარეა. მკ-ს მეხსიერების სამისამართო სივრცის სტრუქტურა ნაჩვენებია ნახ. 1.3-ზე.

მკ-ს სხვადასხვა მოდელებისთვის სამისამართო სივრცის ფრაგმენტების მისაწვდომობა ნაჩვენებია სვეტებიანი დიაგრამის ნახატზე. შიდა მმმ-ები გააჩნიათ მკ-ს ყველა განხილული მოდელს. მოდელებს C და L ლიტერებით გააჩნიათ ჩაკერებული მმმ, ხოლო მოდელებს E ლიტერით-ერთჯერადად პროგრამირებადი (One Time Programmable OTP) მმმ. შიდა მმმ სიდიდე მკ-ს სხვადასხვა მოდელებისთვის შეადგენს 512 ბაიტიდან 4 კბაიტამდე. პირველი 12 ბაიტი დარეზერვირებულია წყვეტების ვექტორებისთვის (იხ. ნახ. 1.3). ეს უჯრედები შეიცავენ წყვეტების 6 შესაძლო მოთხოვნას: IPQO-IRQ5 (Interrupt Request). მე-12-ე (OCH) უჯრედიდან დაწყებული განთავსებულია პროგრამა.

მე - 40 მოდელს გააჩნია პროგრამების გარე მეხსიერების მიერთების შესაძლებლობა მოცულობით 60 კბაიტ-მდე. ასეთი მიერთება შესაძლებელია პირველი პორტის მისამართები/მონაცემების (A7-A0) მულტიპლექსური ხაზების და 0-ოვანი პორტის სამისამართო ხაზებისა (A15-A8) გამოყენებით. პროგრამების გარე მახსოვრობის მაქსიმალური მისამართია - 65535 (FFFFH). გარე მეხსიერების ეს ინტერფეისი ხორციელდება მმართველი ხაზებით /AS, /DS da R/W. პროგრამების მეხსიერებისადმი მიკითხვა (მათ შორის გარესადმიც) ხორციელდება ბრძანებათა წამკითხავი პროგრამული მრიცხველის საშუალებით. აგრეთვე, LDC და LDCI კონსტანტების ჩატვირთვის ბრძანებებით.

მე - 40 მოდელს, აგრეთვე, გააჩნია შესაძლებლობა მიუერთდეს მონაცემების გარე მეხსიერების 60-კბაიტამდე მისამართებით 4096(1000H)-დან 65535 (FFFFH)-მდე მე-3 პორტის P34 გამოსასვლელზე /DM (Data Memory) სიგნალის გაცემაზე პროგრამირების გზით.



ნახ. 1.3 მეხსიერების სტრუქტურა

იგი საშუალებას იძლევა აპარატულად იქნეს დაყოფილი მონაცემების გარე მეხსიერებისა და პროგრამების გარე მეხსიერების სამისამართო სიგრცეები. მიმართვა მონაცემების გარე მეხსიერებისადმი ხორციელდება LDE და LDEI ჩატვირთვის სპეციალური ბრძანებებით, რომელთა შესრულების დროს სიგნალს /DM ექნება აქტიური დაბალი დონე.

მკ-ში გათვალისწინებულია მმმ დაცვის სპეციალური ბიტი (ROM Protect), რომელიც პროგრამირდება პროგრამათა შიდა მეხსიერების თანადროულად. მმმ დაცვის არსი მდგომარეობს მმმ-ს შემცველი “დამპინგის” თავიდან აცილებაში. ეს ფუნქცია მკ-ს უფრო ადრეულ ვერსიებში რეალიზებულია LDC, LDCI, LDE და LDEI ბრძანებათა აკრძალვის გზით. ასეთი მიდგომისას დაცული პროგრამა ვერ შეძლებდა ამ ბრძანებების გამოყენებას, ეს კი საშუალებას არ აძლევდა პროგრამისტს მოეხდინა ეფექტური ალგორითმების რეალიზება ცხრილების დასათვალიერებლად. მკ-ს ბოლო ვერსიებში მმმ დაცვის ფუნქციების გამოყენება პროგრამირებას არანაირ შეზღუდვას არ უწესებს.

### 12.2.3. სტეპი

მკ Z8 სტეპი შეიძლება განთავსებულ იქნეს შიდა ომმ-ში ან მონაცემთა გარე მეხსიერებაში. სტეპის განთავსება პროგრამირდება D2 ბიტის ჩაწერის გზით, 0 და 1 პორტების რეჟიმის P01M რეგისტრში. ჩანაწერი 0 ამ ბიტში იძლევა გარე სტეპს, 1-შიდას. ასეთი არჩევა შესაძლებელია მხოლოდ გარე მეხსიერების ინტერფეისის მქონე 40 მოდელისათვის, ხოლო დანარჩენი მოდელებისათვის D2 ბიტში ჩაწერილ უნდა იქნეს 1-ი.

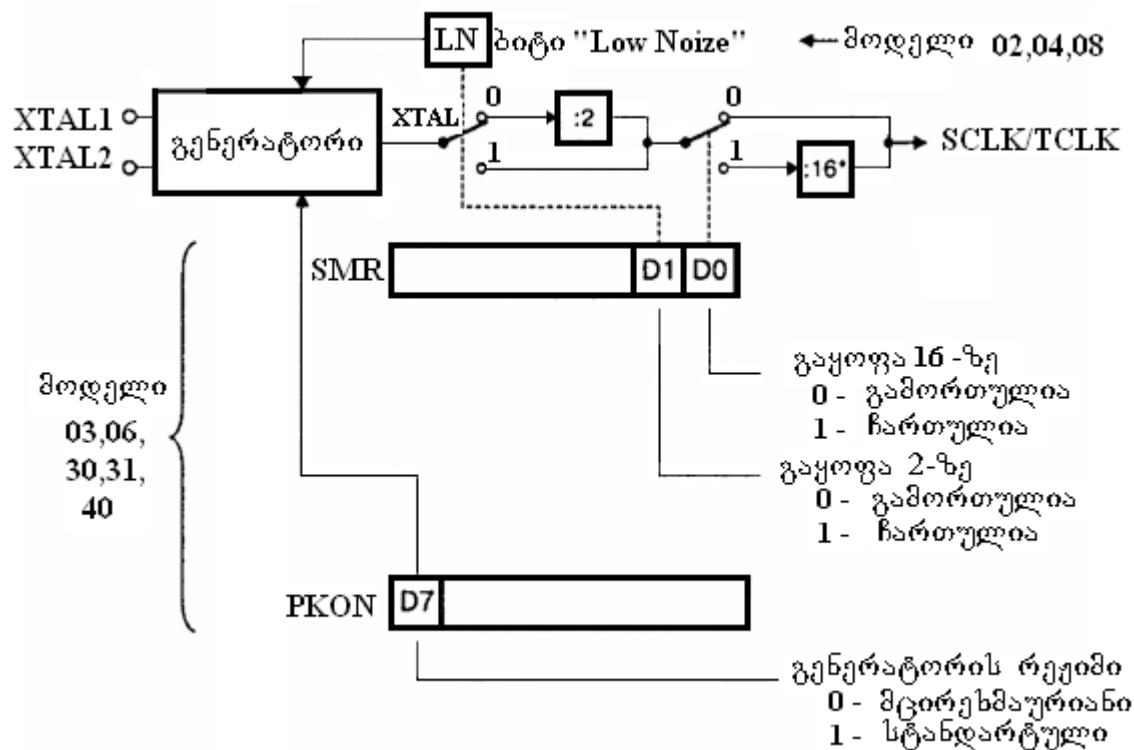
სტეპის მწვერვალის (ზედაპირის) მდებარეობა მოცემულია სტეპის თექვსმეტბიტიანი მაჩვენებლით, რომელიც განთავსებულია სტანდარტული სარეგისტრო ფაილის SPH და SPL რეგისტრებში. 40 მოდელის გარდა, ყველა მოდელისათვის საკმარისია სტეპის რვაბიტიანი მაჩვენებელი (რადგან შიდა ომმ მოცულობა არ აღემატება 256 ბაიტს) და ის თავსედბა SPL რეგისტრში. FEH მისამართის მქონე SPH რეგისტრი გამოიყენება ამავდროს, როგორც საერთო დანიშნულების რეგისტრი GPR. სტეპის მაჩვენებელი დეკრემენტირდება ჩართვის ოპერაციის წინ და ინკრიმინირდება ამოტვირთვის ოპერაციის შემდეგ. მისი შედგენილობა – ეს ყოველთვის სტეპის მწვერვალის მისამართია.

სტეპი ეს მკ Z8-ეს წყვეტებიდან და ქვეპროგრამებიდან დაბრუნების სტეპია, აგრეთვე, მონაცემთა სტეპია. მკ მუშაობისას შესაძლებელია სტეპის გადავსება ზევით და ქვევით.

პასუხისმგებლობა გადავსების დაუშვებლობაზე ეკისრება  
პროგრამის დამმუშავებელს, სხვაგვარად შედეგი  
გაუთვალისწინებელი იქნება.

### 1.2.3. სინქრონიზაცია

მკ-ს სინქრონიზაციის განზოგადებული სტრუქტურული სქემა ნაჩვენებია ნახ.1.4-ზე. სქემა შედგება გენერატორისაგან, რომელიც გათვლილია სინქრონიზაციის გარე წყაროს ან გარე დროისმომცემი წრედის მიერთებაზე, 2-ზე სიხშირის გამყოფისა და 16-ზე სიხშირის გამყოფისგან (უკანასკნელი 02,03,04,08 მოდელებში არ არის). XTAL1 და XTAL2 (eXternal crystal) შემავალ კონტაქტებს უერთდება დროისმომცემი წრედი, რომელიც აიძულებს გენერატორს აფორმიროს სინქრონიმცულსები XTAL სიხშირით.



შენიშვნა: \* ნიშნავს, რომ 03 მოდელში 16-ზე გამყოფი არის, ხოლო D0 ბიტი დარეზერვირებულია და უნდა იყოს 0-ში. 02,04,08 მოდელებში 16-ზე გამყოფი არ არის.

### ნახ. 1.4 სინქრონიზაციის სტრუქტურული სქემა

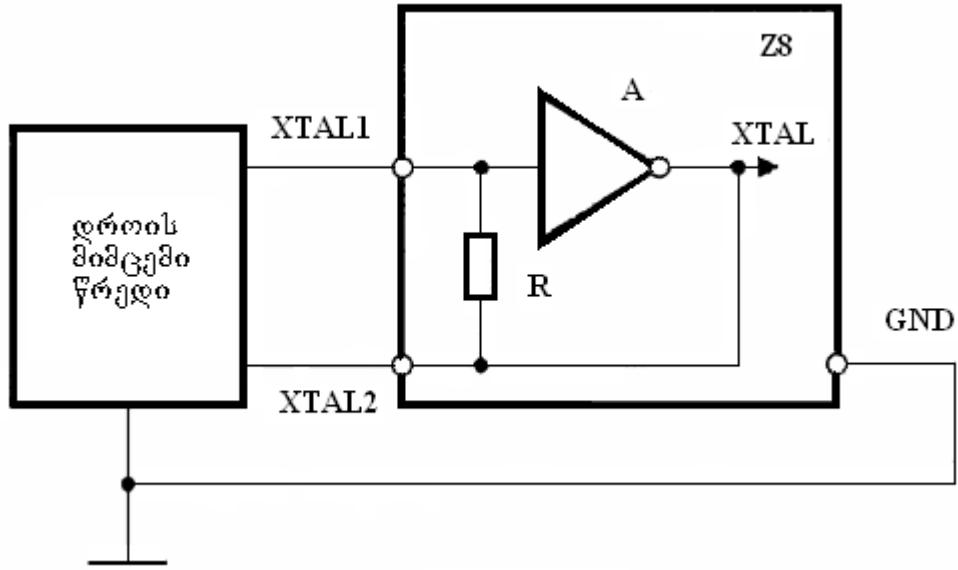
მასინქრონიზირებული სქემის გამოსასვლელიდან იხსნება TCLK (Timer CLocK) ტაიმერის სინქრონიზაციისა და SCLK (System CLocK) შიდა სისტემური სინქრონიზაციის იმპულსები. 2-ზე გამყოფის დანიშნულება – სიგნალის ფორმირება, ხოლო 16-ზე გამყოფი განკუთვნილია სინქრონიზაციის მუშა სიხშირისა და ბუნებრივია მოხმარებული დენის შესამცირებლად, განსაკუთრებით HALT და STOP სარეზერვო რეჟიმებში მუშაობისას.

სიხშირის მართვა მკ-ს სხვადასხვა მოდელებში ხორციელდება ორი ხერხით. 02,04,08 მოდელებში მართვა დაიყვანება მხოლოდ სქემის გადაყვანით ნაკლებხმაურიან რეჟიმში (Noise), ნაკლებხმაურიანი რეჟიმის ბიტის პროგრამირების გზით (მასიურად ან ელექტრულად) (იხ. ნახ. 1.4 ზედა ნაწილი) ამავე დროს მიმცემი გენერატორი გადაიყვანება ნაკლებხმაურიან რეჟიმში და გამოირთვება 2-ზე გამყოფი. ამ რეჟიმში გენერატორის მუშაობის მაქსიმალური სიხშირე შემოიფარგლება 4 მჰც-თი და რამდენადმე მცირდება დატვირთვისუნარიანობა.

03, 06, 30, 31 და 40 მოდელებში სინქრონიზაციის სქემის მართვა ხორციელდება PCON და SMR რეგისტრებში მმართველი ინფორმაციის ჩაწერის გზით მკ-ს გამოყენებითი პროგრამის შესრულების პროცესში (იხ. ნახ. 1.4-ის ქვედა ნაწილი). PCON რეგისტრის D7 ბიტი მართავს მიმცემი გენერატორის რეჟიმს, ხოლო SMR რეგისტრის D1 და D0 ბიტები – 2-ისა და 16-ზე გამყოფებს შესაბამისად. მართვის ლოგიკა ნაჩვენებია სქემაზე.

დროის მიმცემი გენერატორის სქემა ნაჩვენებია ნახ. 1.5-ზე. გენერატორი აგებულია მუდმივი დენის მაინვერტირებელი A გამაძლიერებლის ბაზაზე, კრისტალის შიგნით შესრულებული R რეზისტული უკუკავშირის გამოყენებით.

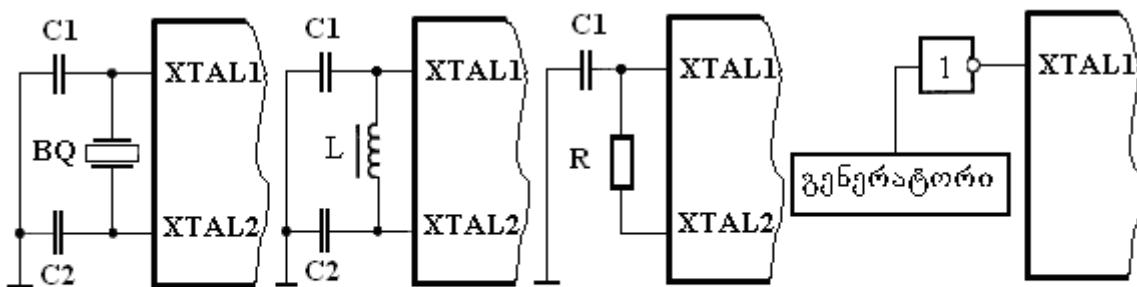
გენერატორის სქემა გათვლილია გარე დროისმომცემი წრედის მიერთებაზე, რომელიც წარმოადგენს გამაძლიერებლის მოქნილ უკუკავშირს. გენერატორის მდგრადი თვითაგზნებისთვის საჭიროა გენერაციის სიხშირეზე ფაზების ბალანსისა და ამპლიტუდების ბალანსის პირობათა დაცვა. ამპლიტუდათა ბალანსის პირობა მდგომარეობს უკუკავშირის წრედის გადაცემის კოეფიციენტისა და გამაძლიერებლის გაძლიერების კოეფიციენტის ნამრავლის 1-ის ტოლობაში. ფაზების ბალანსის პირობა მოითხოვს, რომ სქემაში ფაზების ჯამური ძვრა  $0$  ( $360^{\circ}$ ) –ს ტოლო იყოს. რადგან გამაძლიერებელი იძლევა ფაზების  $180^{\circ}$ -ით ძვრას, ამიტომ უკუკავშირის წრედმა უნდა უზრუნველყოს ფაზების ძვრა, აგრეთვე  $180^{\circ}$ -ით. ამ პირობებს აკმაყოფილებენ ნახ. 1.6-ზე ნაჩვენები დროისმომცემი წედების სქმები.



ნახ. 1.5 გენერატორის სქემა

გენერატორი შეიძლება მუშაობდეს კვარცული ან კერამიკული რეზონატორით, LC-წრედით, RC-წრედით ან გარე გენერატორით.

RC-წრედიდან გენერატორის მუშაობა მოითხოვს შიდა სქემის გარკვეულ კონფიგურაციას, რაც მიიღწევა RC სპეციალური ბიტის პროგრამირებით (მასიურად ან ელექტრულად). ასეთი შესაძლებლობა გააჩნიათ მოდელებს 03, 06, 30, 31, 40. რაც შეეხება 02, 04, 08 მოდელებს, RC-წრედიდან გაშვების შესაძლებლობა გააჩნიათ მხოლოდ ამ მოდელების ყველაზე ბოლო ვერსიებს. გენერატორის მდგრადი აგზება შესაძლებელია 10 კჰ სიხშირიდან მაქსიმალურადე (იხ, ცხრ. 1.1)



- a) კვარცული ან კერამიკული რეზონატორი
- b) LC - წრედი
- c) RC - წრედი
- d) გარე გენერატორი

ნახ. 1.6 გენერატორის დროის მომცემი წრედები

## 12.4 ჩამოყრა და სადარაჯო ტაიმერი

ჩამოყრის (Reset) ფუნქცია აუცილებელია მკ-ს უმნიშვნელოვანების ელემენტების ინიციალიზაციისთვის: მართვის სქემისა და სინქრონიზაციისათვის, პროგრამული მრიცხველისთვის (ის ყენდება 000CH მდგომარეობაში), მმართველი რეგისტრებისა და პორტებისთვის (მათი მდგომარეობის განსაზღვრისათვის ჩამოყრის შემდეგ, იხილეთ ქვემოთ მკ-ს სხვადასხვა მოდელებისთვის).

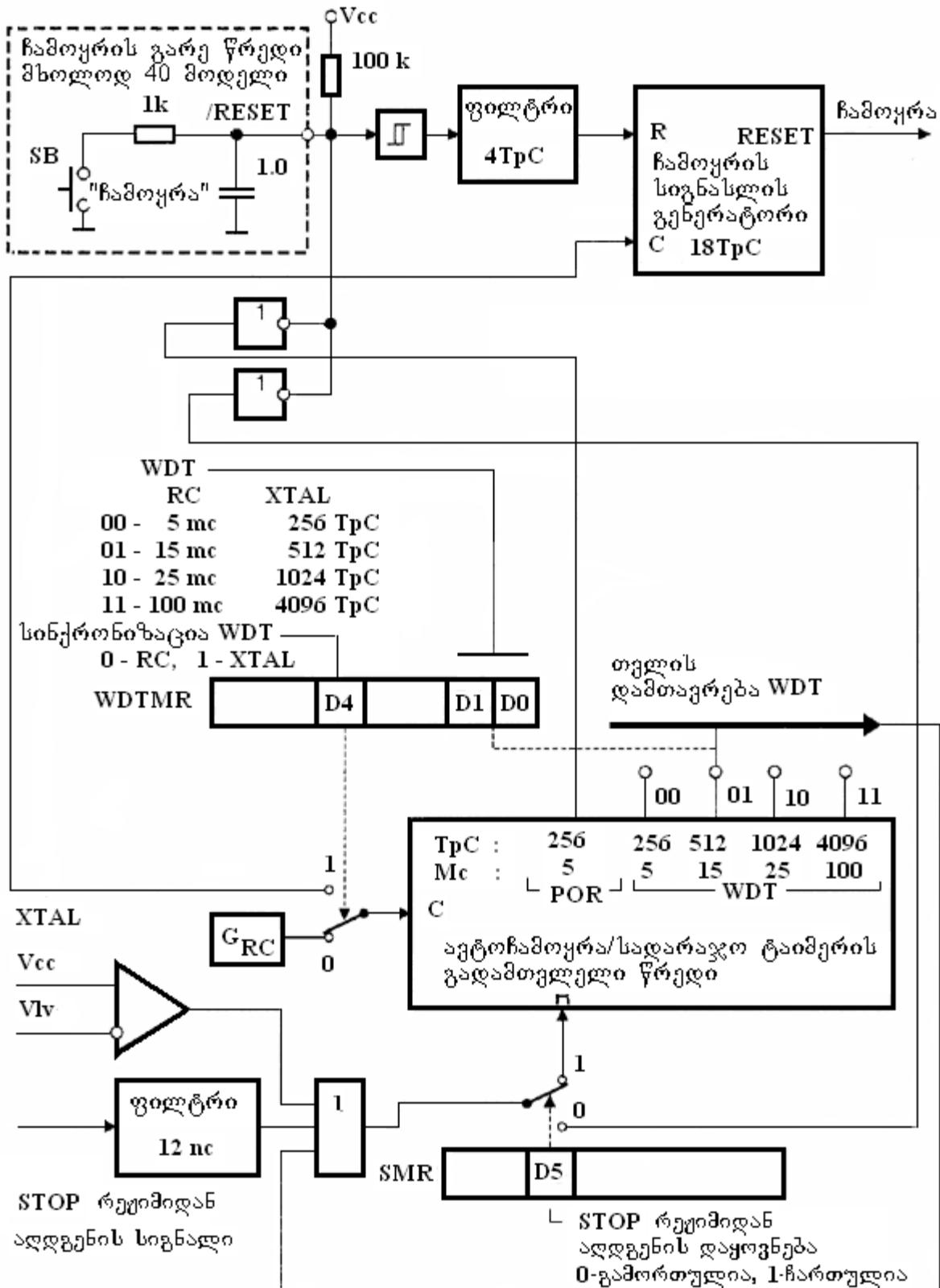
ჩამოყრის ფუნქცია აქტივირდება შემდეგ შემთხვევებში:

- შესასვლელზე/RESET დაბალი დონის მიწოდებისას (მხოლოდ 40 მოდელისათვის);
- VCC კვების ჩართვისას;
- WDT სადარაჯო ტაიმერის გადავსებისას;
- STOP რეჟიმიდან აღდგენისას.

უკანასკნელ შემთხვევაში (ე.წ. “თბილი” სტარტი) და სადარაჯო ტაიმერის გადავსების შემთხვევაში STOP რეჟიმში პორტები და მმართველი რეგისტრები არ რეინიციალიზირდებიან.

ჩამოყრის ფუნქცია გამოიყენება აგრეთვე, მკ-ს მეხსიერების დასაცავად კვების ძაბვის ვარდნის შემთხვევაში. ეს მიიღწევა ჩამოყრის ფუნქციის ჩართვით VCC მკვებავი ძაბვის ვარდნისას VLV (Low Voltage)-2-6 ვ დაცვის ზღვარზე დაბლა. თუ ძაბვის დონე არ დაიწევს VCMOS (1.2 ვ) RVJG-ლოგიკის მუშაობისუნარიანობის დონეზე დაბლა, მაშინ შესაძლებელია მკ მეხსიერებაში არსებულის შენახვა და ნორმალური მუშაობის გაგრძელება ავტოჩამოყრისა და VCC აღდგენის შემთხვევაში. ეს საშუალებას იძლევა დაცულ იქნეს მკ მკვებავი ძაბვის ხანმოკლე “ჩავარდნებისაგან”. სანამ ჩამოყრა გააქტიურებულია /AS გამოსასვლელზე ხდება შიდა სინქრონიზაციის იმპულსების მიწოდება, /DS გამოსასვლელს გააჩნია დაბალი პოტენციალი, R/W-ს კი მაღალი პოტენციალი.

სადარაჯო ტაიმრისა და ჩამოყრის განზოგადებული სტრუქტურული სქემა ნაჩვენებია ნახ. 1.7 -ზე. სქემა შეიცავს შიდა ჩამოყრის სიგნალის გენერატორს, რომელიც სინქრონიზირებადია XTAL ძირითადი გენერატორის იმპულსებით. ეს გენერატორი უზრუნველყოფს ნულზე დაყენების (ჩამოყრის) სიგნალის მინიმალური ხანგრძლივობის გამომუშავებას XTAL სიხშირის 18 Tpc პერიოდის განმავლობაში. გენერატორის გაშვება ხდება 4 Tpc ხანგრძლივობის დროის ფილტრის გავლით. სხვა სიტყვებით რომ ვთქვათ, თუ გამშვები სიგნალის ხანგრძლივობა იქნება 4 Tpc ნაკლები, მაშინ ჩამოყრა არ მოხდება.



ნახ. 1.7 ჩამოყრა/სადარაჯო ტაიმერის სქემა

თუ გამშვები სიგნალი 18 Tpc მეტია, მაშინ ჩამოყრა შენარჩუნდება ამ სიგნალის მოქმედების დროში მანძილზე პლუს 18 Tpc. ჩამოყრისა და გაშვების სიგნალების გაერთიანება ხორციელდება სქემით “სამონტაჟო ან”, ამიტომ მკ/RESET (მხოლოდ 40 მოდელისთვის) გარე გამომყვანს შეიძლება მოვუერთოთ სქემები დია შესართავიანი გამომავალი კასკადებით. მკ ჩამოყრისთვის SB “ჩამოყრის” დილაკის საშუალებით უნდა გამოვიყენოთ გარე RC-წრედი, რომელიც ნაჩვენებია იმავე ნახატზე. RC-წრედის გამოყენების შესაძლებლობისთვის გაშვების სქემის შესასვლელს დამატებული აქვს შემიტის ტრიგერი.

POR (Power-On Reset) ავტოჩამოყრის ტაიმერი და სადარაჯო ტაიმერი WDT (Watch-Dog Timer) შესრულებულია გადამთვლელი წრედის სახით, რომელიც ზოგადად სინქრონიზირებულია XTAL ძირითადი გენერატორისაგან ან GRC დამატებითი RC-გენერატორისაგან. POR ტაიმერს ყველა მოდელებისთვის გააჩნია მუდმივი დრო, ხოლო WDT ტაიმერს-პროგრამირებადი. (02, 03, 04, და 08 მოდელების გამოკლებით).

POR ავტოჩამოყრის ტაიმერის გაშვება ხორციელდება შემდეგ შემთხვევებში:

- თუ VCC დონე იწევს VLV დონეზე მაღლა;
- თუ გააქტიურდება STOP რეჟიმიდან აღდგენის სიგნალი;
- თუ ადგილი აქვს WDT სადარაჯო ტაიმერის გადათვლის დასრულებას.

პირველ შემთხვევაში გაშვების სიგნალი გამომუშავდება A სპეციალური კომპარატორის მიერ. მეორე შემთხვევაში წყაროს სიგნალის პარაზიტული შეეფები ითრგუნება 12 ნანოწამიანი ფილტრით.

ყველა ამ შემთხვევაში ხდება POR ავტოჩამოყრის ტაიმერის გაშვება, რომლის დაყოვნების დრო უზრუნველყოფს გარდამავალი პროცესების დასრულებას VCC კვების წრედში და გასვლას XTAL სინქრონიზაციის ძირითადი გენერატორის ნორმალურ რეჟიმზე, რომლის შემდეგ კორექტულად სრულდება მკ-ს შიდა ჩამოყრა.

STOP რეჟიმიდან აღდგენისას ძირითადი გენერატორის LC ან RC-დროისმომცემი წრედების გამოყენების შემთხვევაში (იხ. პ. 1.2.3.) არ არის აუცილებლობა შევინარჩუნოთ ავტოჩამოყრის დაყოვნება, რადგან გენერატორის ამ კონფიგურაციებს აქვთ დაყენების მცირე დრო. STOP რეჟიმიდან აღდგენის დაყოვნების შესამცირებლად ამ შემთხვევაში სიგნალი წყაროდან შეიძლება მიწოდებულ იქნეს ჩამოყრის სიგნალის გენერატორის გაშვების შესასვლელზე.

ამავე დროს აუცილებელია, რომ სიგნალს აღდგენის წყაროდან ჰქონდეს არანაკლებ 4 Tpc ხანგრძლივობა.

მკ-ში, რომლებსაც გააჩნიათ F რეგისტრების გაფართოებული ჯგუფი (მოდელები 03, 06, 31, 40) ჩამოყრის სადარაჯო ტაიმერის სქემის მართვა ხორციელდება STOP-SMR (STOP-Mode Recovery Register) რეჟიმიდან აღდგენის რეჟიმისა და WDTMR (Watch-Dog Timer Mode Register) სადარაჯო ტაიმერის რეჟიმის რეგისტრების საშუალებით. მართვის ლოგიკა გასაგებია ნახატიდან. უნდა აღინიშნოს, რომ რადგან ძირითადი სინქრონიზაციის გენერატორი გამოირთვება STOP რეჟიმში, მანამ სანამ გადავალთ ამ რეჟიმში აუცილებელია, რომ ბიტი D4 WDTMR დაყენებულ იქნეს 0 მდგომარეობაში. აუცილებელია გვახსოვდეს, რომ რეგისტრი WDTMR ხელმისაწვდომია ჩაწერისთვის მხოლოდ ნებისმიერი წყაროს მიერ გამოწვეული ჩამოყრის შემდეგ პროცესორის პირველი 64 ტაქტის (128 Tpc) განმავლობაში. WDTMR რეგისტრის თანრიგების დანიშნულება სრულადაა ნაჩვენები ნახ. 1.8-ზე. დამცველი ტაიმერის ამჟავება და განახლება ხორციელდება WDT სპეციალური ბრძანებით RUN პროგრამის შესრულების მუშა რეჟიმში.

ამ ბრძანების ერთჯერადი შესრულების შემდეგ დამცველი ტაიმერის მოშაობა მუდმივად ნებართულია. ამიტომ მკ პროგრამა უნდა ითვალისწინებდეს WDT ბრძანების პერიოდულ განმეორებას (პერიოდით, რომელიც სადარაჯო ტაიმერზე დაყენებულ დროზე ნაკლებია) ეს უნდა უზრუნველყოს თვითონ პროგრამისტმა.

ასეთ შემთხვევაში თუ პროცესორი ნორმალურად მუშაობს ხდება სადარაჯო ტაიმერის პერიოდულად ხელახლა ამოქმედება და იგი არ მიაღწევს თვლის დასრულების მდგომარეობას. პროცესორის “ჩამოკიდებისას” დამცველი ტაიმერი მიაღწევს თვლის დასრულების მდგომარეობას, რაც იწვევს მკ ავტოჩამოყრის ამოქმედებას და პროგრამის თავიდან შესრულებას. WDT მუშაობა HALT და STOP რეჟიმებში წყდება WDTMR რეგისტრის D2 და D3 შესაბამისი ბიტების პროგრამირების გზით. ამ შემთხვევაში, შესაბამის რეჟიმში გადასვლისას, WDT აგრძელებს თავის მუშაობას. 03 მოდელში დამცველ ტაიმერს აქვს ფიქსირებული შეყოვნება 15 მწმ (GRC-დან სინქრონიზაციისას) ან 512 Tpc (XTAL-დან სინქრონიზაციისას), ხოლო WDTMR რეგისტრის D1 და D0 ბიტების მდგომარეობა კი უნდა უნდა იყოს 01, 02, 04, 08 მოდელებში WDTMR და SMR რეგისტრები არ არსებობენ, ამიტომ სქემას გააჩნია ფიქსირებული კონფიგურაცია (შესაბამება ნახ.1.7-ზე ნაჩვენები გადამრთველების მდგომარეობას).

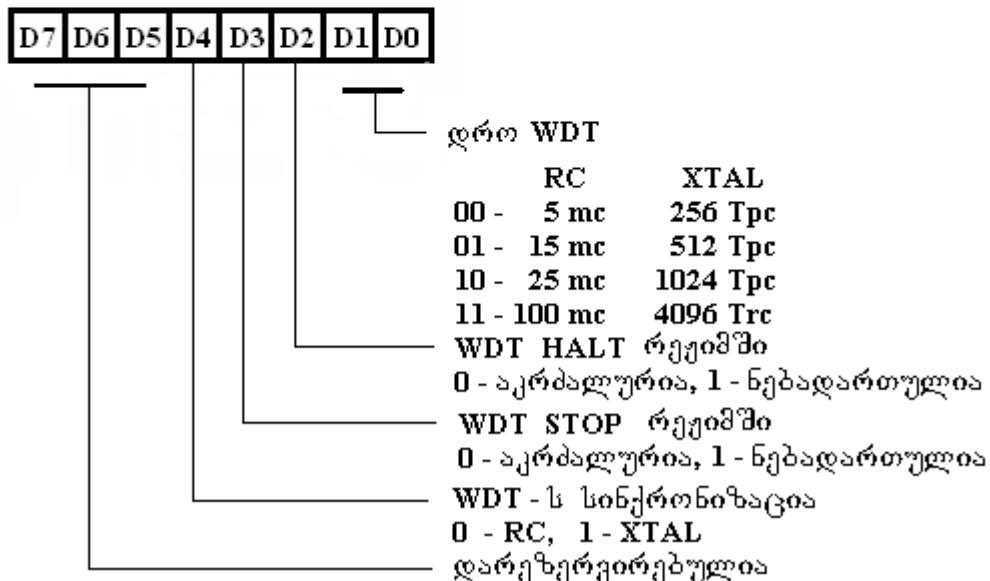
სადარაჯო ტაიმერის რეგისტრი WDTMR F(OFH)  
(მხოლოდ ჩაწერისათვის)

ჩამოყრა მდგრმარეობა:								გე მოდელი
მუშაობა								
?	?	?	0	X	1	X	0	1
0	0	0	0	X	1	X	0	1

03

06,30

31,40



### ნახ. 1.8 რეგისტრი WDTMR

HALT რეგისტრი სადარაჯო ტაიმერის მუშაობის ნების დართვა ხორციელდება WDH სპეციალური ბრძანების შესრულებით (სრულდება HALT რეგისტრი გადასვლამდე). STOP რეგისტრი ამ მკებში სადარაჯო ტაიმერის მუშაობა აკრძალულია.

მკ-ს ყველა მოდელში სადარაჯო ტაიმერის მუშაობის აკრძალვა ხდება შიდა ჩამოყრის შესრულებისას. გამონაკლისს წარმოადგენს ზოგიერთი მოდელი (ან ცალკეული მოდიფიკაციები), რომლებსაც გააჩნიათ WDT (Permanent WDT) მუდმივი ნებართვის პროგრამირებადი (მასიურად ან ერთჯერადად) ბიტი. თუ ეს ბიტი დაპროგრამებულია, მაშინ WDT მუდმივად ნებადართულია და ჩამოყრის შემდეგ მისი მუშაობის აკრძალვა არ ხდება.

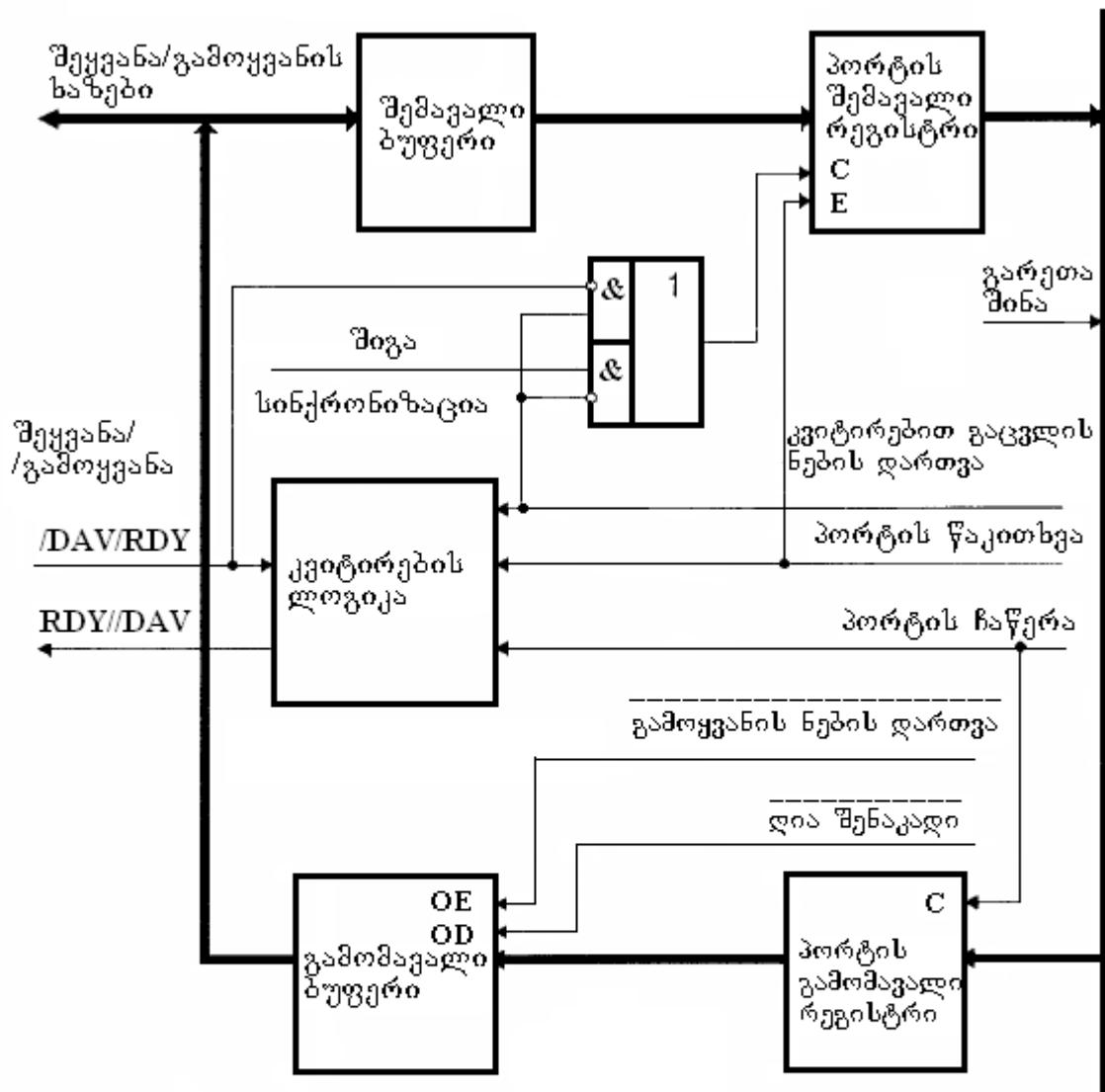
ამრიგად, ჩამოყრის ფუნქცია და სადარაჯო ტაიმერი უზრუნველყოფენ პროგრამის კორექტულ თავდაპირველ გაშვებას და ხელახალ გაშვებას პროგრამის შეფერხების შემთხვევაში.

## 12.5. შეყვანა/გამოყვანის პორტები

მკ Z8 გააჩნია შეყვანა/გამოყვანის 32-მდე ხაზი, რომლებიც დაჯგუფებულია ოთხ რვაბიტიან პორტში P0, P1, P2, P3 (მკ-ს თითოეული მოდელისათვის პორტების შესაბამისი გამომყვანების ფიზიკური არსებობა მითითებულია ცხრ. 1.2-ში). პორტები განლაგებულია სარეგისტრო ფაილის სამისამართო სივრცეში მოისამართებზე შესაბამისად 00H, 01H, 02H, 03H.

პორტები P0, P1, და P2 აგებულია 1.9. ხახაზზე ნაჩვენები ტიპიური სტრუქტურის მიხედვით. თითოეულ პორტს გააჩნია შემავალი და გამომავალი რეგისტრები, შემავალი და გამომავალი ბუფერები. გამომავალი ბუფერები – ორტაქტიანებია, თუმცა, შეიძლება დაპროგრამირებულ იქნან როგორც დია შენაკადის მქონე (Open Drain) სქემებად. გარდა ამისა, გამომავალი ბუფერები შეიძლება გადაყვანილ იქნეს ნაკლებმაურიან რეჟიმში. პორტების ხაზების მუშაობა შეიძლება დაპროგრამირებულ იქნეს შეყვანაზე ან გამოყვანაზე: P0 – ტეტრადების მიხედვით, P1 – ბაიტების მიხედვით (ე.ი. მთლიანად), ხოლო P2 – ბიტების მიხედვით (იხ. ცხრ. ხახ. 1.9-ზე). პორტებს შეუძლიათ მუშაობა სინქრონული პროგრამული გაცვლის რეჟიმში, კვიტირებით გაცვლის რეჟიმში, სტრობირებადი შეყვანა/გამოყვანის რეჟიმში.

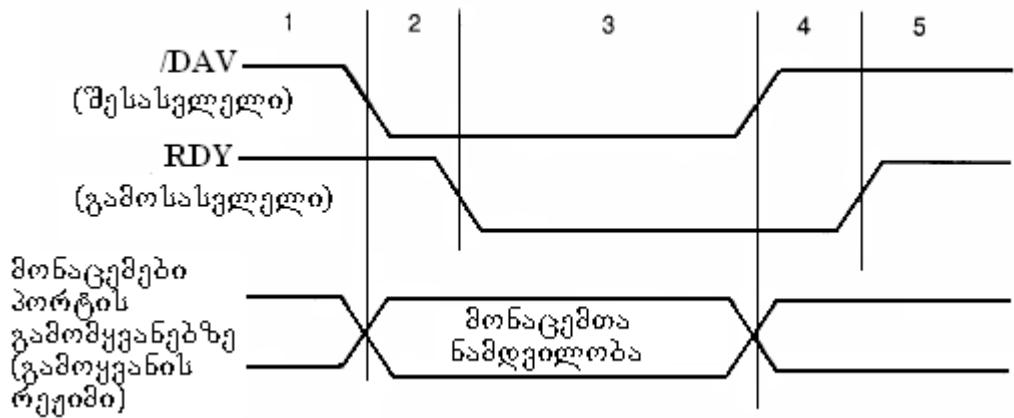
სინქრონული პროგრამული გაცვლისას შეყვანა ან გამოყვანა რეალიზდება პორტის რეგისტრის ჩაწერის ან წაკითხვის ბრძანებათა შესრულების მომენტში. ამავე დროს გარე მოწყობილობა მუდმივად უნდა იყოს მზად გაცვლისთვის. გაცვლის რეჟიმი კვიტირებით ანუ “ხელის ჩამორთმევით” (Handshake) მდგომარეობს იმაში, რომ მკ და გარე მოწყობილობა ერთმანეთს შორის ცვლიან მონაცემთა გაცვლის მზაობის - RDY (Ready) და მონაცემთა ნამდვილობის - /DAV (Data is Available) სიგნალებს (კვიტაციებს). შეყვანა და გამოყვანა კვიტირებით დაწვრილებით განიმარტება 1.10 და 1.11 ხახაზზე მოყვანილი დროებითი დიაგრამებით. კვიტირების სიგნალების მიღებისა და გადაცემისთვის გამოიყენება P3 პორტის შეყვანა/გამოყვანის შესაბამისი ხაზები (იხ. ცხრ. ხახ. 1.9-ზე). კვიტირების მქონე გაცვლის მიმართულების არჩევა ხორციელდება იმ მიმართულების შესაბამისად, რომელიც დაპროგრამებულია P0 პორტის უფროსი ტეტრადისთვის და P2 პორტის უფროსი ბიტისთვის. სტრობირებული შეყვანა/გამოყვანის რეჟიმი რეალიზდება როგორც კვიტირებით გაცვლის კერძო შემთხვევა სქემით ხახ. 1.12.



პორტი	პროგრამირების შეყვანა/გამოყვანაზე	დამატებითი ფუნქციები	კეიტინების ხაზები		რეგისტრის რეგისტრი
			/DAV/RDY	RDY//DAV	
P0	ტეტრადებად ბაიტებად	A8..A15 AD0..AD7 SPI	P32 P34 P31	P35 P34 P36	P01M
P1	ბაიტებად				P01M
P2	ბიტებად				P2M

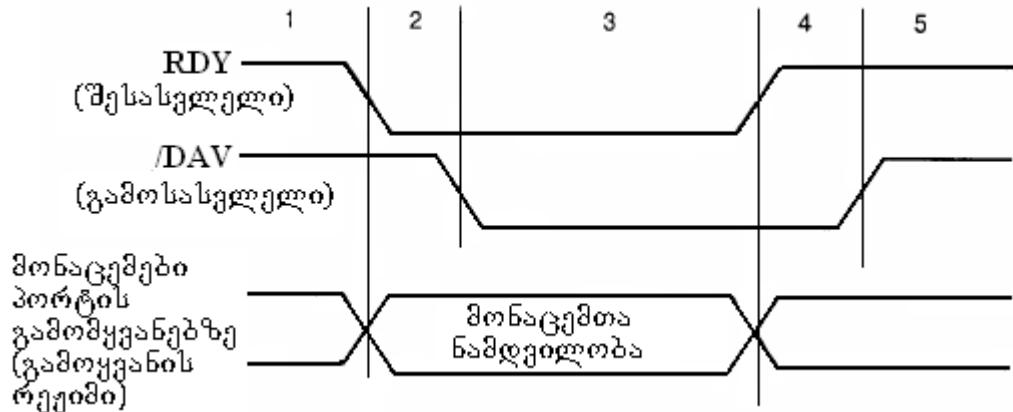
ნახ. 1.9 P0, P1 და P2 პორტების სტრუქტურული სქემა

გარდა ძირითადი ფუნქციებისა პორტები P0 და P1 შეიძლება გამოყენებულ იქნეს გარე მეხსიერების ინტერფეისისათვის (P0 - A8...A15 მისამართების უფროსი თანრიგები, P1-AD0...AD7 მონაცემები/მისამართების მულტიპლექსური სალტე).



ნახ. 1.10 შეკვანა კვიტირებით

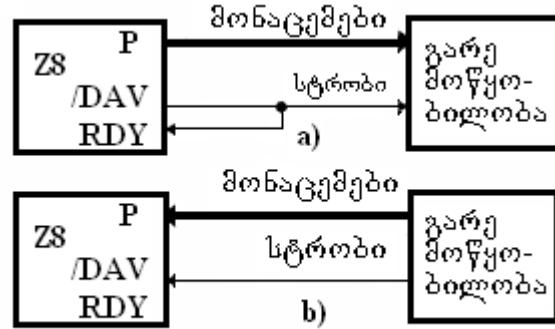
მდგომარეობა 1	სიგნალს RDY გააჩნია მაღალი დონე, რაც მიუთითებს მკ მიღღოს მონაცემები.
მდგომარეობა 2	გარე მოწყობილობა განათავსებს მონაცემებს პორტის გამომყვანებზე და გაძებიურებს სიგნალ /DAV-ს. ამას მივყავართ მონაცემთა ფიქსაციამდე მკ პორტის შესასვლელ რეგისტრში და წყვეტის მოთხოვნის გენერირებამდე.
მდგომარეობა 3	მკ-ს RDY გამოსასვლელი გადაჰყავს დაბალ მდგომარეობაში და ამით ნიშანს აძლევს გარე მოწყობილობას, რომ რომ მონაცემები უკვე დაფიქსირებულია.
მდგომარეობა 4	გარე მოწყობილობა ხაზ /DAV-ს აბრუნებს მაღალ მდგომარეობაში, მაგრამ RDY სიგნალის დაბალი დონის მიღების შემდეგ.
მდგომარეობა 5	მკ-მ რეაგირება უნდა მოახდინოს წყვეტის მოთხოვნაზე და წაიკითხოს პორტის შიგთავსი კვიტირების თანმიმდევრობის დასრულების მიზნით. RDY ხაზზე მყადრება მაღალი დონე მაშინ და მხოლოდ მაშინ, როდესაც პორტი უკვე წაკითხულია და /DAV-ს გააჩნია მაღალი დონე. ეს ინტერფეისს აბრუნებს მის საწყის მდგომარეობაში.



ნახ. 1.11 გამოყვანა პრიტირებით

მდგომარეობა 1	RDY შესასვლელს გააჩნია მაღალი დონე, რაც მიუთითებს გარე მოწყობილობის მზაობაზე მონაცემთა მიღებისათვის.
მდგომარეობა 2	მკ წერს მონაცემებს პორტის რეგისტრში ამ მონაცემთა გადაცემის ინიციალიზაციის მიზნით. პორტში ახალი მონაცემების ჩაწერა და /DAV გამოსასვლელის გადაყვანა დაბალი დონის მდგომარეობაში ხდება მხოლოდ მაშინ, როდესაც RDY -ს გააჩნია მაღალი დონე.
მდგომარეობა 3	გარე მოწყობილობა მონაცემთა ფიქსაციის შემდეგ RDY სიგნალის დონეს გადააქცევს დაბალ დონედ. RDY დაბალი დონე იწვევს წყვეტის მოთხოვნის გენერირებას, მკ-ს უკვე შეუძლია ახალი მონაცემების ჩაწერა RDY- ს დაბალი დონის პასუხად, თუმცა ეს მონაცემები არ დაიყვანება მე-5 მდგომარეობამდე.
მდგომარეობა 4	მკ-ს DAV/ გამოსასვლელის დონე გახდება მაღალი RDY გამოსასვლელის დაბალი დონის მდგომარეობაში გადასვლის პასუხად.

მდგომარეობა 5	DAV/ გამოსასვლელი რჩება მაღალი დონის მდგომარეობაში, გარე მოწყობილობას შეუძლია დაამყაროს RDY-ს მაღალი დონე, რაც ინტერფეისს აბრუნებს მის საწყის მდგომარეობაში.
---------------	---

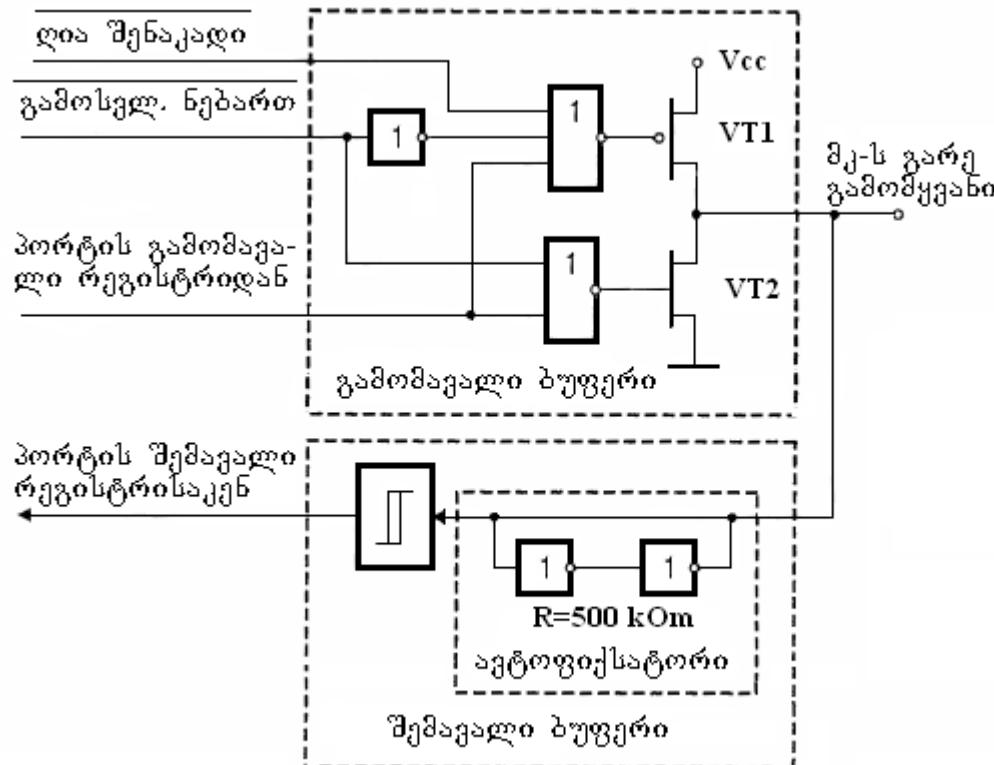


ა) გამოყვანა; ბ) შეყვანა  
ნახ. 1.12 სტრობირებადი შეყვანა/გამოყვანა

ხოლო P2 პორტი – SPI თანმიმდევრული ინტერფეისისათვის მოდელში 06 (P20 - DI შესასვლელი, P27 - D0 გამოსასვლელი).

P0, P1, P2 პორტების სქემოტექნიკა ნაჩვენებია ნახ. 1.13. ორკონტაქტიანი ბუფერული გამოსასვლელი გამაძლიერებელი შესრულებულია VT1 და VT2 კომპლემენტურ მუნ ტრანზისტორებზე. VT1 ტრანზისტორის გამორთვა იწვევს ბუფერული გამაძლიერებლს გადასვლას დია შენაკადის მქონე კონფიგურაციაში. შემავალი ბუფერი შეიცავს ავტოფიქსატორსა და შემიტის ტრიგერს, რომელიც უზრუნველყოფს შემავალი სიგნალის ფორმირებას.

ავტოფიქსატორი განკუთვნილია გამოუყენებელი შესასვლელის პოტენციალის ფიქსაციისათვის კმუნ-ის მისაწვდომი პოტენციალების დონეზე რომელიც ახლოს დგას GND საერთო სალტის ან VCC კვების სალტის პოტენციალებთან. ამით გამოირიცხება ტრანზისტორების წყვილის გადასვლა აქტიურ რეჟიმში და მოხმარებული დენის მკვეთრი ზრდა. ავტოფიქსატორი წარმოადგენს ბისტაბილურ უჯრედს (ტრიგერს), რომელიც შესრულებულია ორ ურთიერთ დაკავშირებულ ინვერტორის წრედზე და რომელიც იმართება გამოსასვლელით. ავტოფიქსატორის მაშუნტირებელი წინაღობა – არანაკლებ 500 კომია. რიგ შემთვევებში, როდესაც შესასვლელები გამოყენებულია ავტოფიქსატორის მაშუნტირებელი მოქმედება არასასურველია, ამიტომ მკ ზოგიერთ მოდიფიკაციაში გათვალისწინებულია ავტოფიქსატორების გამორთვის სპეციალური ბიტი (Z86C30/31/40).



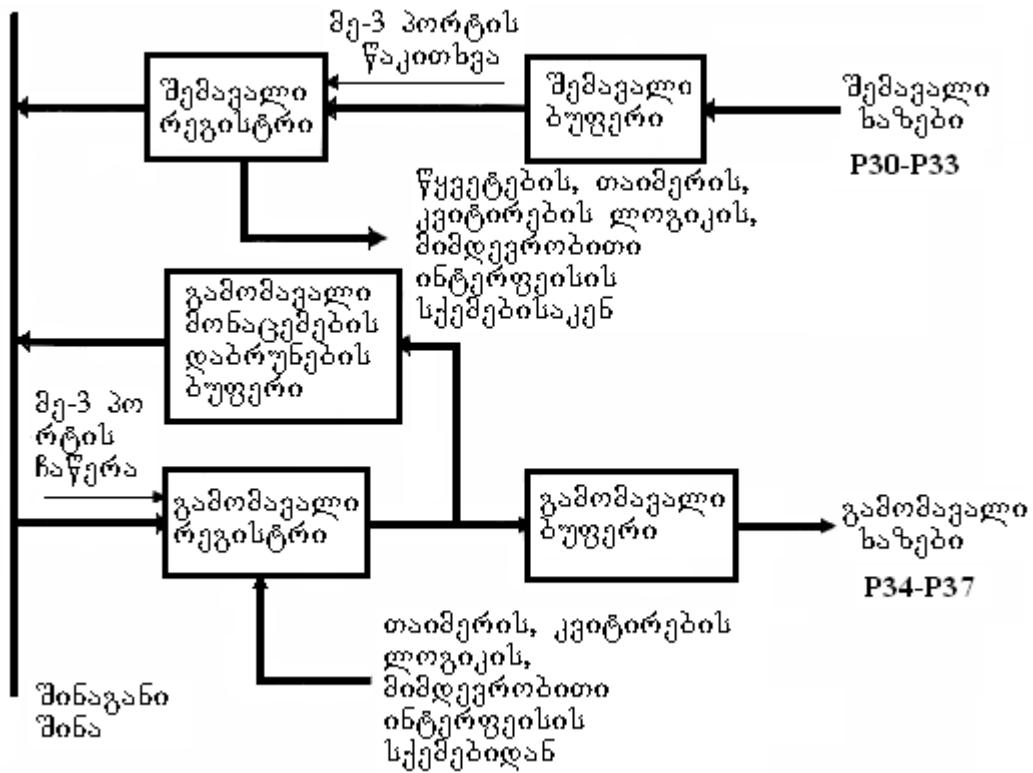
ნახ. 1.13 შემავალი და გამომავალი ბუფერების სქემოტექნიკა

პორტი P3 განსაკუთრებულია, მისი პირველი ოთხი ხაზი P30... P33 განკუთვნილია სიგნალების შეკვეთისათვის, მეორე ოთხი ხაზი კი P34... P37 – გამოყვანისათვის. პორტის სტრუქტურული სქემა და მისი გამოყვანების დანიშნულების ცხრილი სხვადასხვა რეჟიმებისთვის მოყვანილია ნახაზ 1.14-ზე. არჩეული რეჟიმის მიუხედავად P3 პორტის შესასვლელებთან დაკავშირებულნი არიან ცხრილში მითითებული წყვეტის შესაბამისი მოთხოვნები.

მკ-ს სხვადასხვა მოდელებისათვის P3 პორტის გამოყენების ფიზიკური არსებობა მითითებულია ცხრილ 1.2-ში.

P3 პორტი შეიცავს ოთხბიტიან შემავალ და გამომავალ რეგისტრებს, შემავალ და გამომავალ ბუფერებს. დაბრუნების ოთხბიტიანი ბუფერის არსებობა საშუალებას იძლევა P3 პორტის წაკითხვისას ვაკონტროლოთ მონაცემები გამომავალ ხაზებზე. P3 უმცროს ტეტრადში ინფორმაციის ჩაწერა არ იძლევა არავითარ ეფექტს. P3 პორტის სქემოტექნიკა ილუსტრირებულია ნახ. 1.15-ზე.

მკ-ს დამატებით თავისებურებას წარმოადგენს AN1 და AN2 ორი ჩაშენებული ანალოგური კომპარატორის არსებობა, რომლებიც საშუალებას გვაძლევენ გადაჭრათ ანალოგურ-ციფრული გარდაქმნის, სიგნალების დაკვანტიზის, ანალოგური სიგნალების

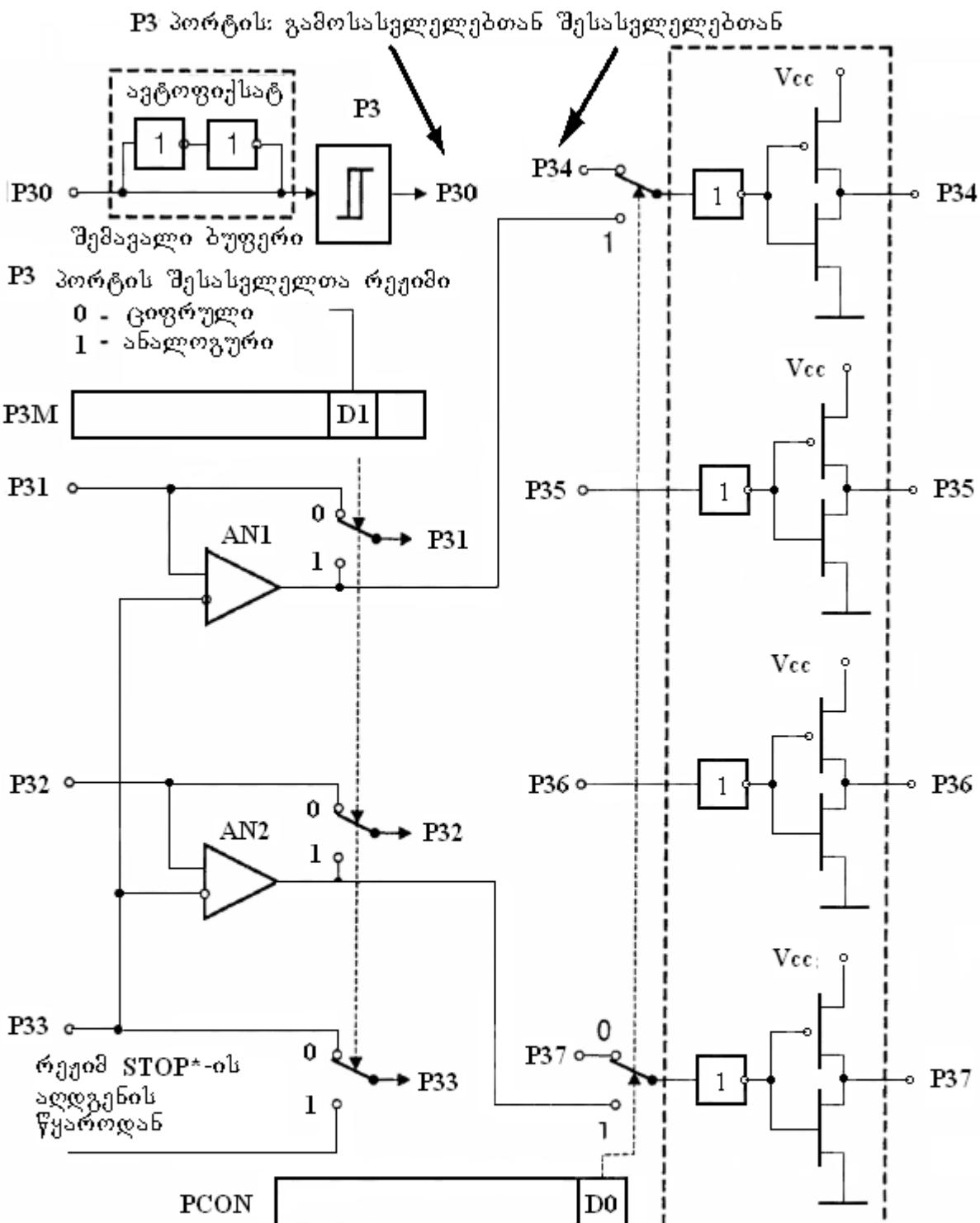


### ნახ. 1.14 პორტ 3-ის სტრუქტურული სქემა

შედარების საკითხები. Р3 პორტის შესასვლელები და გამოსასვლელები გამოიყენება ანალოგური სქემის მომსახურებისათვის.

ანალოგურ რეჟიმში შესასვლელების გადართვა ხორციელდება მე-3 პორტის P3M რეჟიმის რეგისტრის D1 ბიტით, ხოლო გამოსასვლელების – პორტების მართვის რეგისტრის PCON-ის D0 ბიტით. P31 და P32 შესასვლელები გამოიყენება შესაბამისად კომპარატორების არაინვერტინგებული შესასვლელებისათვის, ხოლო P33 შესასვლელი წარმოადგენს REF საყრდენი ძაბვის შესასვლელს, რომელიც საერთოა AN1 და AN2-თვის. მე-3 პორტის გამოსასვლელების გამოყენება მოყვანილია ცხრილ 1.5 – ში.

პორტების მუშაობის მართვა რეალიზდება ინფორმაციის მმართველ რეგისტრებში ჩაწერის გზით: P0 და P1 პორტებისათვის P01M რეჟიმების რეგისტრში, P2 პორტისთვის P2M რეჟიმების რეგისტრში. P3 პორტისთვის კი P3M რეჟიმის რეგისტრში. ყველა ეს რეგისტრი იმყოფება სტანდარტული რეგისტრული ფაილის F მუშა ჯგუფში.



პორტ P3-ს გამოსასვლელების რეჟიმი —

0 - ციფრული, 1 - ანალოგური

გამომავალი ბუფერი

შენიშვნა: მე-ს 03 და 06 მოდელებში N2 კომპარატორის შესასვლელი

შეერთებულია 35-თან

\*მე-ს 02,03,04 მოდელებში არ არსებობს

ნახ. 1.15 პორტ P3-ს სქემოტექნიკა

P3-ს გამომქ- ვანი	ანალოგ- იური რეგისტრი	კვიტირება	SPI	ტაიმერები	გარე მასოვრობა	წყვეტები
P30						IRQ3
P31	AN1	/DAV2/RDY2		TIN		IRQ2
P32	AN2	/DAV0/RDY0				IRQ0
P33	REF	/DAV1/RDY1				IRQ1
P34	AN1-OUT	RDY1/DAV1	SK		/DM	
P35	AN2-OUT*	RDY0/DAV0	/SS			
P36		RDY2/DAV2		TOUT		
P37	AN2-OUT					

შენიშვნა: \* მხოლოდ 03 და 06 მოდელებისთვის.

გარდა ამისა 03, 06, 30, 31 და 40 მოდელებში, პორტების გამომავალი ბუფერების მუშაობის რეჟიმების მართვისათვის (“დია შენაკადის” რეჟიმი და ნაკლებხმაურიანი რეჟიმი) გამოყენებულია პორტების მართვის რეგისტრი PCON, რომელიც განთავსებულია F რეგისტრების გაფართოებულ ჯგუფში.

ყველა ეს რეგისტრი განკუთვნილია მხოლოდ ჩაწერისთვის. ამ რეგისტრების წაკითხვის შედეგი იქნება FFH ტოლი. მკ-ს სხვადასხვა მოდელებისათვის მკ ჩამოყრის შემდეგ ამ რეგისტრების თანრიგების დანიშნულება და მათი მდგომარეობა ნაჩვენებია ნახ. 1.16–1.19.

## P2 პორტის რეჟიმის P2M (F6H) რეგისტრი

(შეთღოდ ჩაწერისათვის)

ჩამოყრა								გე მოდელი
მდგომარეობა: _____ შუმათხა								
$\frac{1}{X}$	$\frac{1}{X}$	$\frac{1}{X}$	$\frac{1}{X}$	$\frac{1}{X}$	$\frac{1}{X}$	$\frac{1}{X}$	$\frac{1}{X}$	შევლა მოდელი
D7	D6	D5	D4	D3	D2	D1	D0	
								P20 - P27 -ს რეჟიმი
								0 - გამოყვანა
								1 - შეყვანა

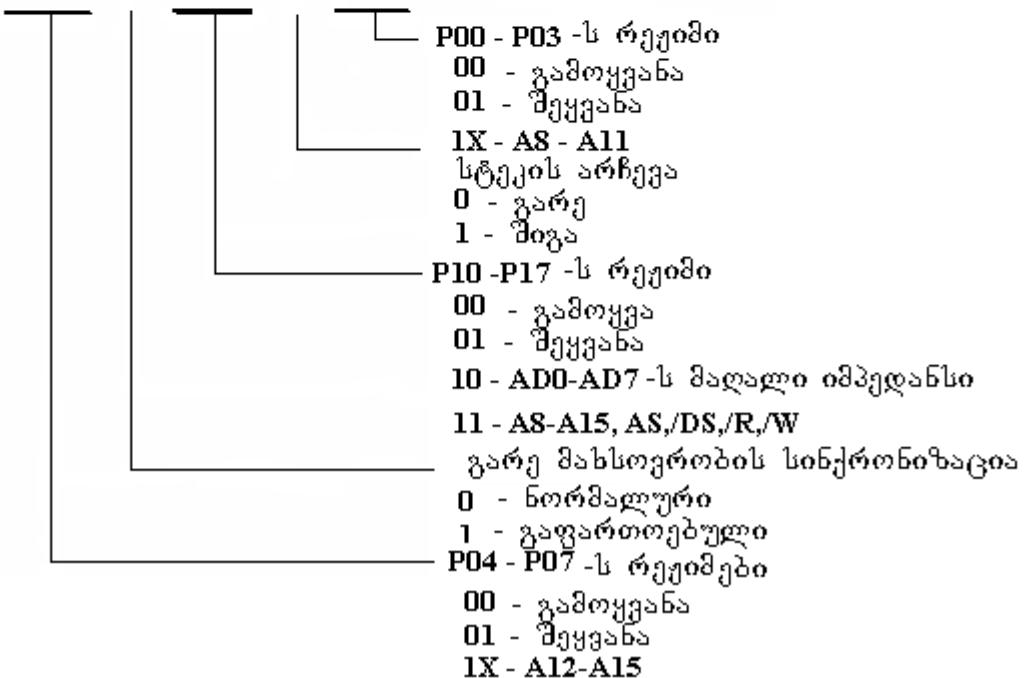
ნახ. 1.16 პორტ P2-ს რეჟიმების რეგისტრი

მკ-ს გამოყენებითი პროგრამის დამუშავებისას საჭირო იქნება მასში გავითვალისწინოთ შეყვანა/გამოყვანის პორტების ინიციალიზაციის პროცედურა გარე მოწყობილობასთან მონაცემების გაცვლის ოპერაციათა შესრულებამდე.

**P0 და P1 პორტების რეგისტრის P01M (F8H) რეგისტრი  
(მთლიან ჩაწერისათვის)**

ჩამოყრა მდგრადი მუშაობა:								გე მოდელი
?	?	?	0	?	?	?	?	03, 06
0	0	0	0	0	1	0	0	02, 04, 08
0	1	0	0	1	1	0	X	30, 31,
X	1	0	0	1	X	0	X	40

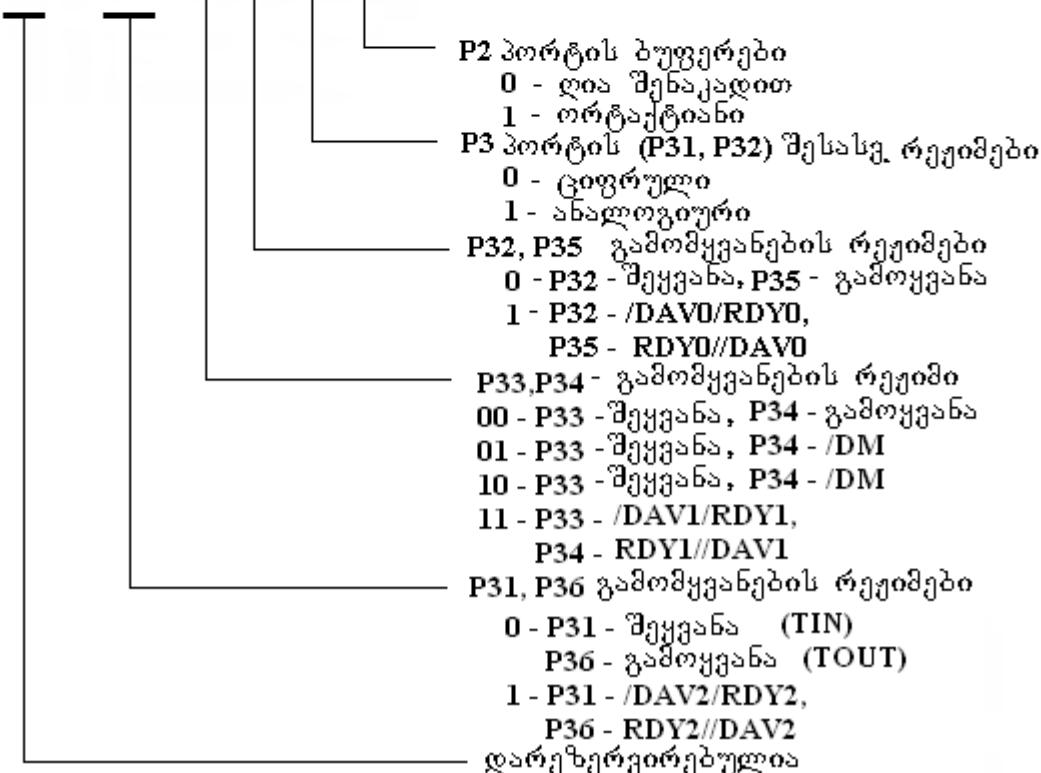
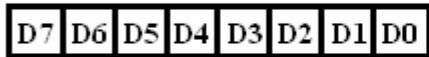
D7	D6	D5	D4	D3	D2	D1	D0
----	----	----	----	----	----	----	----



**ნახ. 1.17 P0 და P1 პორტების რეგისტრის რეგისტრი**

P3 პორტის რეგისტრის P3M (F7H) რეგისტრი  
(მხოლოდ ჩაწერისათვის)

ჩამოყრა								გე მოდელი
მდგრადი მუშაობა								
? X	? X	? X	? X	? X	? X	0 X	0 X	03, 06
?	?	?	?	?	?	0	0	02
0 0	0 0	0 X	0 X	0 X	0 X	0 X	0 X	30, 31
0 0	0 0	0 X	0 X	0 X	0 X	0 X	0 X	40

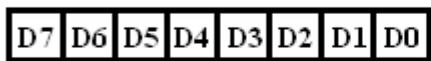


ნახ. 1.18 პორტ P3-ს რეგისტრის რეგისტრი

პორტების მართვის რეგისტრი PCON F(00H)  
(მხოლოდ ჩაწერისათვის)

ჩამოყრა მდგრადი მუშაობა:								გე მოდელი
1 X	1 X	1 X	? X	? X	? X	? X	0 X	03,06
1 X	1 X	1 X	1 X	1 X	1 X	1 X	0 X	30,31,
1 X	1 X	1 X	1 X	1 X	1 X	1 X	0 X	40

მდგრადი მუშაობის  
პირობითი  
აღნიშვნები:  
? - განუსაზღვრელი  
X - ნებისმიერი: 0 ან 1



- P3 (P34, P37\*) პორტის გამოყვ. რეჟიმები
  - 0 - ციფრული
  - 1 - ანალოგიური
- P1 პორტის ბუფერი
  - 0 - ციფრული
  - 1 - ანალოგიური
- P0 პორტის ბუფერი
  - 0 - დია შენაკადით
  - 1 - ორტაქტა
- P0 პორტის რეჟიმი
  - 0 - მცირე სმაურიანი
  - 1 - სტანდარტული
- P1 პორტის რეჟიმი
  - 0 - მცირე სმაურიანი
  - 1 - სტანდარტული
- P2 პორტის რეჟიმი
  - 0 - მცირე სმაურიანი
  - 1 - სტანდარტული
- P3 პორტის რეჟიმი
  - 0 - მცირე სმაურიანი
  - 1 - სტანდარტული
  - გენერატორის რეჟიმი
    - 0 - მცირე სმაურიანი
    - 1 - სტანდარტული

შენიშვნა: \* 03 და 06 მოდელებში - P35

ნახ 1.19 პორტები PCON მართვის რეგისტრი

## 12.6. ტაიმერი/მთვლელები

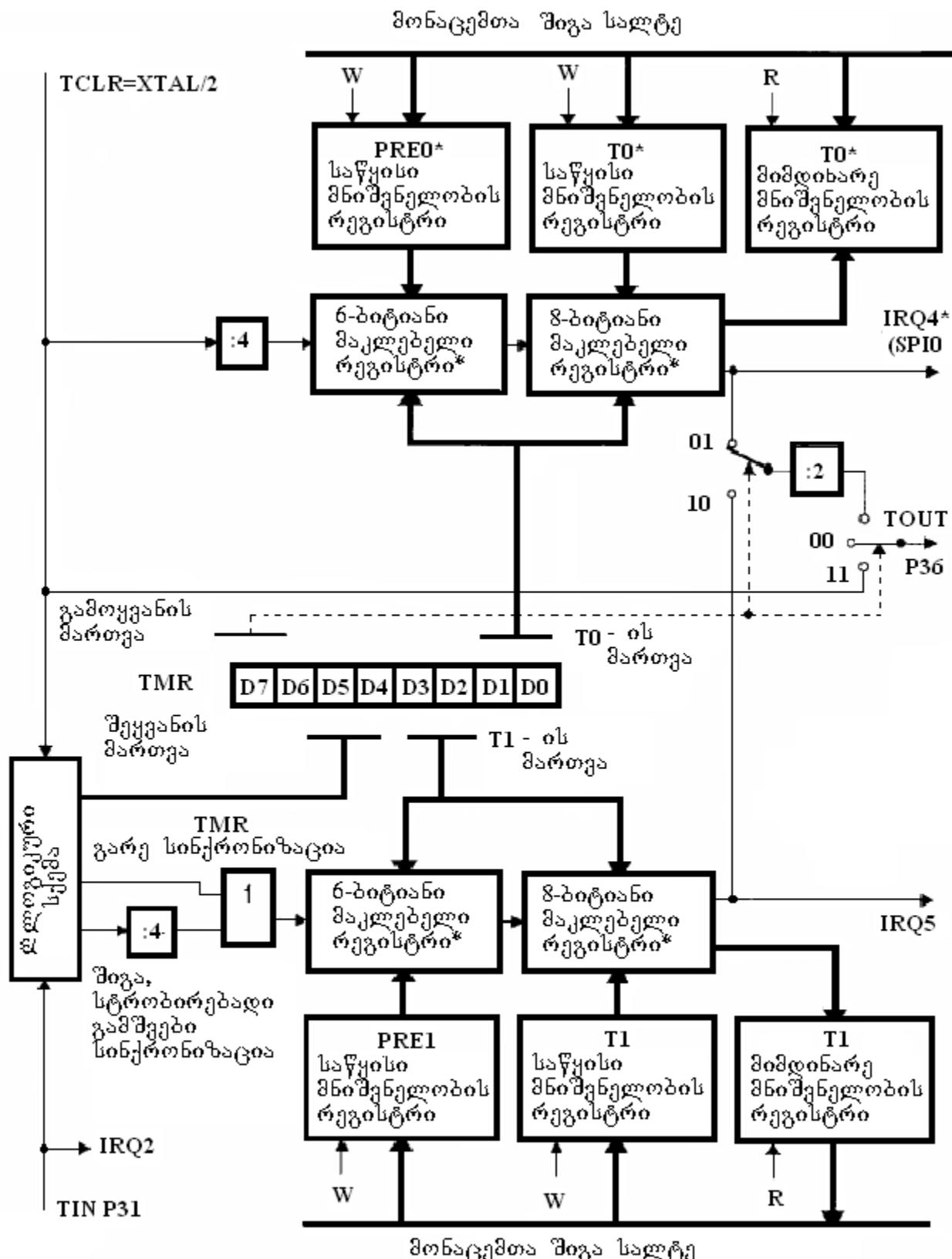
მკ Z8-ს სხვადასხვა მოდელებს შეიძლება ჰქონდეს ერთი ან ორი ტაიმერ/მრიცხველი (იხ. ცხრილი 1.2).

T0 და T1 ტაიმერ/მრიცხველი არიან 8- ბიტიანები და თითოეული მათგანი აღჭურვილია 6-ბიტიანი წინგამყოფებით PRE0 და PRE1 (ნახ. 1.20).

ტაიმერ/მრიცხველების მუშაობა წარმოებს პროცესორის მუშაობისგან დამოუკიდებლად, რაც მას ანთავისუფლებს კრიტიკული დროებითი ოპერაციების შესრულებისაგან, ისეთების, როგორებიცაა: მოვლენათა თვლა, დროითი ინტერვალების გაზომვა, მოცემული ხანგრძლივობის იმპულსთა გენერირება და ა.შ.

ტაიმერ/მრიცხველებიდან თითოეულს შეუძლია მუშაობა ერთგასავლიან ან ციკლურ რეჟიმში. პირველ შემთვევაში, ტაიმერ/მრიცხველის მიერ ანგარიშის ბოლომდე მიღწევისას, ანგარიში წყდება, მეორე შემთხვევაში კი საწყისი მნიშვნელობა კვლავ ჩაიტვირთება და თვლა იწყება თავიდან . TCLK (TCLK = XTAL/2 გენერატორის მუშაობის ძირითად რეჟიმში) შიდა სინქრონიზაციიდან მართვისას, მისი სიხშირე დამატებით იყოფა 4-ზე. ეს გამყოფი 6-ბიტიან გამყოფთან და 8-ბიტიან ტაიმერ/მრიცხველთან ერთად ქმნის სინქრონულ 16-ბიტიან წრედს. ტაიმერ/მრიცხველ T1 მართვა, აგრეთვე შეიძლება TIN გარე შესასვლელიდან რისთვისაც გამოიყენება გამომყვანი P31. ტაიმერ/მრიცხველების გამოსასვლელები და შიგა სინქრონიზაციის გამოსასვლელი პროგრამის საშუალებით შეიძლება შეერთებულ იყოს TOUT გამოსასვლელზე რისთვისაც გამოიყენება გამომყვანი P36. ტაიმერ/მრიცხველების მუშაობის მართვა ხორციელდება ტაიმერების რეჟიმების რეგისტრის TMR -ის საშუალებით. T0 და T1 ტაიმერ/მრიცხველის, PRE0 და PRE1 წინგამყოფების რეგისტრები, აგრეთვე TMR რეგისტრი განთავსებულია სსფ სამისამართო სივრცის F მუშა ჯგუფში. (იხ. ნახ. 1.2.) ამიტომ ტაიმერ/მრიცხველების მუშაობაზე მართვისა და კონტროლისთვის არანაირი სპეციალური ბრძანება არ არის საჭირო. PRE0 (F5H) და PRE1 (F3H) წინგამყოფებისაგან თითოეული შედგება საწყისი მნიშვნელობის 8-ბიტიანი რეგისტრისაგან და 6-ბიტიანი მაკლებალი მრიცხველისაგან. (იხ. ნახ. 1.20.)

წინგამყოფების რეგისტრები განკუთვნილია მხოლოდ ჩაწერისთვის, საწყისი მნიშვნელობის გარდა შეიცავენ მმართველ ბიტებს. ამ რეგისტრების თანრიგთა დანიშნულება, მათი მდგომარეობა ჩამოყრის შემდეგ და მუშაობის პროცესში ნაჩვენებია ნახ. 1.21.-სა და ნახ. 1.22-ზე.



შენიშვნა:

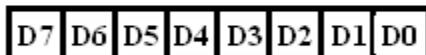
- 03 მოდელში, ელემენტები აღჭურვილი \* ნიშნით არ არსებობს
- 02, 04 და 08 მოდელებში P36 გამომყენი არ არსებობს

ნახ. 1.20 ტაიმერ/მრიცხველის სტრუქტურული სქემა

## წინასწარგამყოფის რეგისტრი PRE0 (F5H0)

(შხელოდ ჩაწერისათვის)

ჩამოყრა								გე მოდელი	მდგომარეობის პირობითი აღნიშვნები:
მდგომარეობა: მუშაობა									
1 X	1 X	1 X	1 X	1 X	1 X	1 X	1 X	შევლა მოდელი	? - განუსაზღვრელი X - ნებისმიერი: 0 ან 1



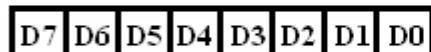
T0 - ის თველის რეჟიმი  
0 - ერთგატარებიანი  
1 - ციკლური  
დარეზერვირებული  
გადათვლის მოდული 1-64 (01H-00H)

ნახ. 1.21 PRE0-ის წინასწარგამყოფის რეგისტრი

## წინასწარგამყოფის რეგისტრი PRE1 (F3H)

(შხელოდ ჩაწერისათვის)

ჩამოყრა								გე მოდელი	მდგომარეობის პირობითი აღნიშვნები:
მდგომარეობა: მუშაობა									
1 X	1 X	1 X	1 X	1 X	1 X	1 X	1 X	შევლა მოდელი	? - განუსაზღვრელი X - ნებისმიერი: 0 ან 1



T1 - ის თველის რეჟიმი  
0 - ერთგატარებიანი  
1 - ციკლური  
სინქრონიზაციის წყარო  
0 - გარე  
1 - შიგა (TIN)  
გადათვლის მოდული 1-64 (01H-00H)

ნახ. 1.22 PRE1- ს წინასწარგამყოფის რეგისტრი

ამ რეგისტრების წაკითხვის მცდელობა იძლევა FF შედეგს. წინგამყოფების საწყისი მნიშვნელობა შეიძლება იყოს დიაპაზონში 1-დან 64-მდე (01H,..., 3FH, 00H).

TO (F4H) და T1 (F2H) ტაიმერ/მრიცხველებიდან თითოეული (იხ. ნახ. 1.20) შედგება 8 ბიტიანი მაკლებელი მრიცხველისაგან, საწყისი მნიშვნელობის რეგისტრისაგან (მხოლოდ ჩაწერისთვის) და მიმდინარე მნიშვნელობების რეგისტრისაგან (მხოლოდ წასაკითხად). საწყისი და მიმდინარე მნიშვნელობები შეიძლება იყოს 1-დან 256-მდე (01H,...,FFH, 00H). დიაპაზონში ჩამოყრის შემდეგ T0 და T1 რეგისტრების მდგომარეობა განუსაძღვრელია. TMR რეგისტრი შეიცავს ბიტების ჯგუფს, რომლებიც მართავენ საწყისი მნიშვნელობების ჩატვირთვის, ტაიმერების გაშვება/შეჩერებას, TIN შესასვლელის რეჟიმსა და TOUT გამოსასვლელის რეჟიმს. TMR რეგისტრის თანრიგების დანიშნულება, მათი მდგომარეობა ჩამოყრის შემდეგ და დასაშვები მდგომარეობები მუშაობის პროცესში მკს სხვადასხვა მოდელებისთვის ნაჩვენებია ნახ. 1.23-ზე.

დატვირთვის ბიტის (T0-თვის D0 და T1-თვის D2) დაყენება იწვევს საწყისი მნიშვნელობის გადაგზვნას შესაბამისი წინგამყოფისა და ტაიმერის საწყისი მნიშვნელობის რეგისტრებიდან მაკლებელ მრიცხველებში. ჩატვირთვის შემდეგ ხდება ამ მმართველი ბიტების ჩამოყრა. ახალი მნიშვნელობა შეიძლება ჩატვირთულ იქნეს მაკლებელ მრიცხველებში ნებისმიერ დროს. თუ მრიცხველები გაშვებული იქნა გადატვირთვის გარეშე, მაშინ თვლა დაიწყება ახალი მნიშვნელობიდან.

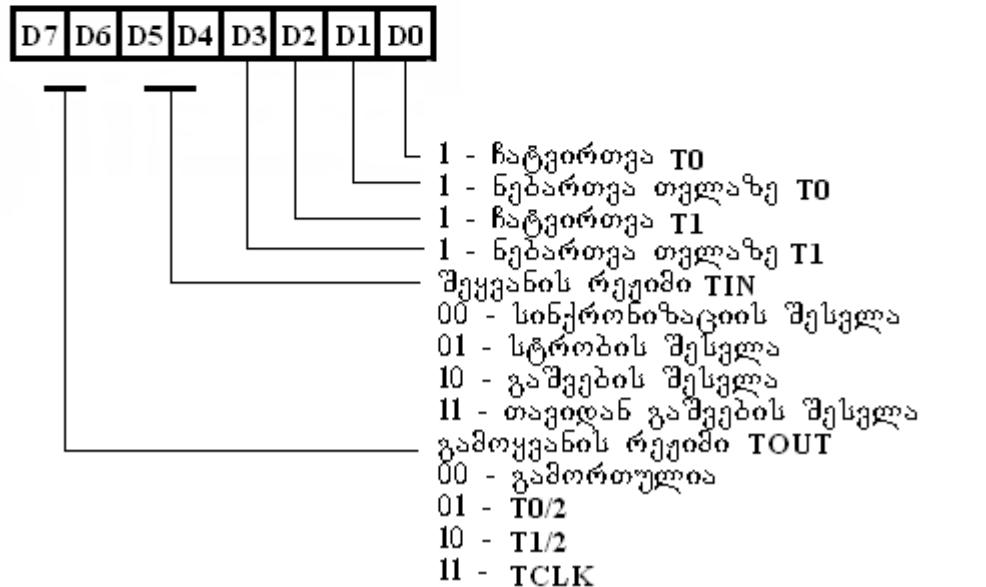
ტაიმერ/მრიცხველები ინარჩუნებენ თავიანთ მდგომარეობას, სანამ გადათვლის ნებართვის ბიტი (იხ. ნახ. 1.23) 0-ის ტოლია. ტაიმერ/მრიცხველების ამოქმედებისთვის გადათვლის ნებართვის შესაბამისი ბიტი (T0-თვის D1 და T1-თვის D3) დაყენებულ უნდა იქნეს 1-ის მდგომარეობაში. პირველ დეკრემენტს ადგილი ექნება შიდა სინქრონიზაციის 4 პერიოდის შემდეგ პროგრამის მიერ გადათვლის მართვის ბიტის დაყენების შემდეგ ან გარე სინქრონიზაციის შემდგომ პერიოდში (TIN შესასვლელიდან). ნებართვისა და დატვირთვის ბიტები შეიძლება დაყენებულ იქნეს ერთდროულად. მაგალითად, ქვემოთ მითითებული ბრძანების გამოყენებით

OR TMR, # 03H

შეიძლება დაგტვირთოთ და გავუშვათ ტაიმერ/მრიცხველი TO.

**ტაიმერების რეჟიმის რეგისტრი TMR (F1H)  
(მხოლოდ ჩაწერისათვის)**

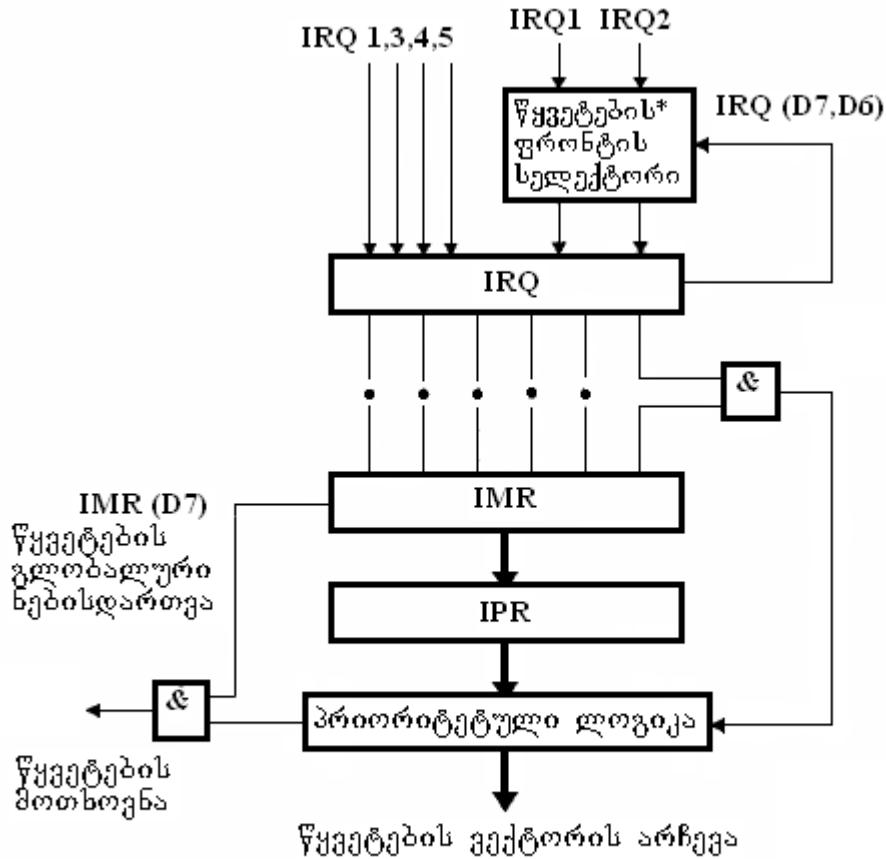
ჩამოყრა მდგრადი მუშაობა:								გე მოდელი
<b>0</b> <b>0</b>								02
<b>0</b> <b>X</b>								03
<b>0</b> <b>0</b>								04, 08
<b>0</b> <b>X</b>								06, 30, 31, 40



**ნახ. 1.23 ტაიმერების რეჟიმების რეგისტრი TMR**

### 1.2.7. წყვეტები

გე Z8 უზრუნველყოფებ სხვადასხვა წყაროდან პრიორიტეტული წყვეტების 6-დონიან სქემას. წყვეტების გარე წყაროთა ნაკრები დაკავშირებულია P3 პორტების შესასვლელებთან და ახდენს IRQ0,..., IRQ3 წყვეტების მოთხოვნათა ინიცირებას (იხ. ცხრ. 1.6, ნახ. 1.24-ისთვის). შიდა წყაროებს მიეკუთვნებიან ტაიმერ/მრიცხველები T0, T1 და თანმიმდევრული ინტერფეისი SPI. მათ შეესაბამება IRQ4, IRQ5 წყვეტათა მოთხოვნები.



მენიშვნა: 02,04,08 მოდელებში კეთილ, აღჭურვილი ნიშნით \* არ არსებობს.

ნახ 1.24 წყვეტების ორგანიზაციის სტრუქტურული სქემა

### წყვეტების აპარატურული წყაროები

ცხრილი 1.6

წყვეტების მოთხოვნა	მკ-ს მოდელი				
	02	03	06	04, 08	30, 31, 40
IRQ0	P32 f	P32 s	P32 s	P32 f	P32 s
IRQ1	P33 f	P33 f	P33 f	P33 f	P33 f
IRQ2	P31 f	P31 s	P31 s	P31 f	P31 s
IRQ3	P32 f		SPI	P32 r	P30 f
IRQ4			T0	T0	T0
IRQ5	T1	T1	T1	T1	T1

შენიშვნა: \* f - წყვეტის სიგნალის წინა, ხოლო s - უკანა ფრონტი.

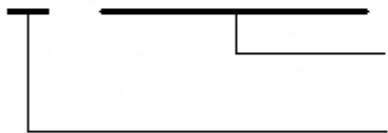
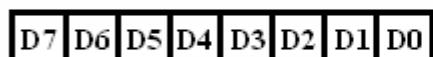
წყვეტათა ორგანიზაციის განხოგადებული სტრუქტურული სქემა და წყაროთა შესაბამისობის ცხრილი ნაჩვენებია ნახ. 1.24-ზე. უნდა აღინიშნოს, რომ ნებისმიერი მოთხოვნა წყვეტაზე შეიძლება დაყენებულ იქნას როგორც აპარატულად ასევე პროგრამულად.

წყვეტების მართვის სქემა მოიცავს სამ მმართველ რეგისტრს: IRQ წყვეტების მოთხოვნათა რეგისტრს, IMR წყვეტათა ნიღბის რეგისტრსა და IPR წყვეტათა პრიორიტეტების რეგისტრს. ყველა რეგისტრი განთავსებულია სსფ-ს მუშა ჯგუფ F-ში. თითოეული გარე სიგნალი აყენებს 1-იანის მდგომარეობაში მოთხოვნის შესაბამის ბიტს IRQ რეგისტრში (ნახ. 1.25), ნახ. 1.24-ის ცხრილში მითითებული სიგნალის ფრონტის წარმოშობისას.

#### წყვეტების მოთხოვნის რეგისტრი IRQ (FAH)

ჩამოყრა მდგომარეობა: ----- მუშაობა								მე მოდელი
?	?	0	0	0	0	0	0	02, 04, 08
0	0	X	X	X	X	X	X	
0	0	0	0	0	0	0	0	30, 40, 03, 06, 31
X	X	X	X	X	X	X	X	

მდგომარეობების  
პირობითი  
აღნიშვნები:  
? - განუსაზღვრელი  
X - ნებისმიერი: 0 ან 1



1 - წყვეტების მოთხოვნა  
IRQ5...IRQ0

სიგნალის დამყარებული ფრონტი  
P31 და P32 გამოყენებზე

f (falling) - უკანა

r (rising) - წინა

00 - P31 f, P32 f

01 - P31 f, P32 r

10 - P31 r, P32 f

11 - P31 r+f, P32 r+f

#### ნახ. 1.25. IRQ წყვეტების მოთხოვნათა რეგისტრი

03, 06, 30, 31, და 40 მოდელებში სიგნალის ფრონტი, რომელიც აყენებს IRQ0 და IRQ2 მოთხოვნებს, პროგრამირდება ინფორმაციის ჩაწერის გზით IRQ რეგისტრის ორ უფროს ბიტში. გაიმერ/მრიცხველებიდან წყვეტათა მოთხოვნები დგინდება მათ მიერ

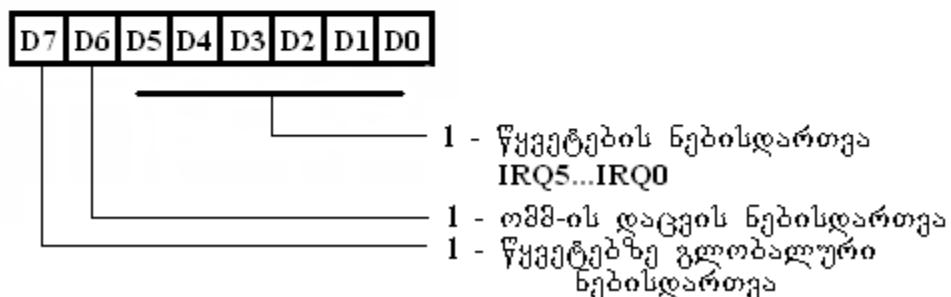
თვლის ბოლოს მიღწევისას, ხოლო მოთხოვნა SPI-დან – სიმბოლოს მიღების დასრულებისთანავე.

IMR წყვეტების ნიღბების რეგისტრი (ნახ.1.26) საშუალებას იძლევა შევნიდბოთ როგორც თითოეული წყვეტა IRQ5-IRQ0 ცალკე (ბიტები D5 - D0), ისე კველა წყვეტაც გლობალურად (ბიტი D7). უკანასკნელი ბიტი ყენდება და მისი ჩამოყრა ხდება EI და DI წყვეტების აკრძალვისა და ნებართვის განსაკუთრებული ბრძანებებით. მისი ავტომატური ჩამოყრა ხდება წყვეტათა მომსახურეობის ქვეპროგრამის გამოხმობისას და ავტომატურად ყენდება IRET შეწყვეტათა მომსახურეობის ქვეპროგრამიდან დაბრუნების ბრძანების შესრულებისას, უნდა აღინიშნოს, რომ IMR ან IPR შემცველობის ცვლილების წინ IMR რეგისტრის D7 ბიტი ჩამოყრილი უნდა იქნეს.

#### წყვეტების მასის რეგისტრი IMR (FBH)

ჩამოყრა მდგომარეობა: ----- შუალედი								გე მოდელი
<b>0</b> ?      ?      ?      ?      ?      ?      ?								02, 04, 08 03, 06, 31
<b>0</b> ?      ?      ?      ?      ?      ?      ?								30, 40

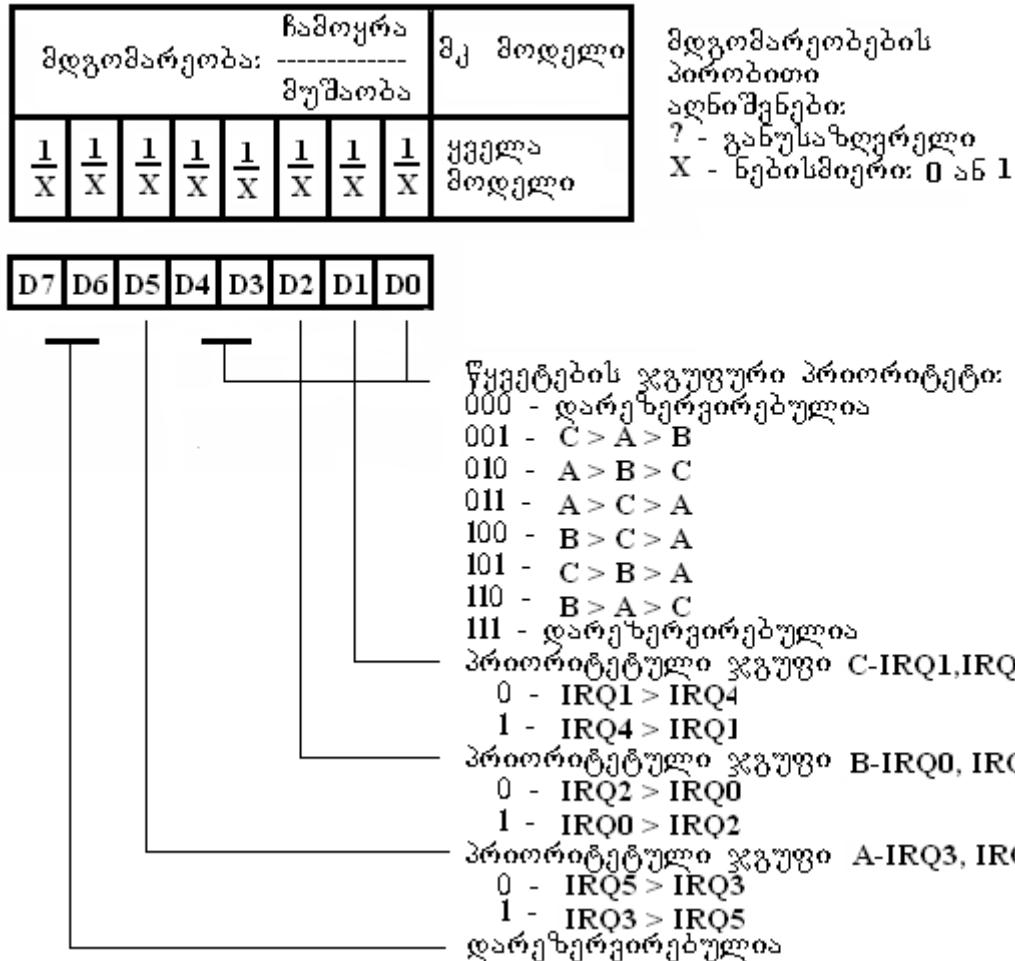
მდგომარეობების  
პირობითი  
აღნიშვნები:  
? - განუსაზღვრელი  
X - ნებისმიერი: 0 ან 1



ნახ. 1.26 წყვეტების ნიღბის რეგისტრი IMR

IPR წყვეტათა პრიორიტეტის რეგისტრი (ნახ. 1.27) საშუალებას იძლევა დავადგინოთ პრიორიტეტების ნებისმიერი თანაფარდობა როგორც A, B, C წყვეტათა ჯგუფებს შორის, ისე ჯგუფის შიგნით წყვეტათა ცალკეულ მოთხოვნებს შორისაც. თითოეულ ჯგუფში ჩართულია ორ-ორი მოთხოვნა.

### წყვეტების პრიორიტეტების რეგისტრი IPR (F9H)



### ნახ. 1.27 IMR წყვეტების პრიორიტეტების რეგისტრი

მკ Z8 ინარჩუნებს როგორც ვექტორული წყვეტების პროცესს, ისე პოლინგის პროცესსაც. ვექტორული პროცესის შემთხვევაში წყვეტების თითოეულ დონეს შეიძლება პქონდეს საკუთარი ვექტორი. ე.ი. წყვეტის ამ დონის მომსახურეობის ქვეპროგრამის მისამართი. წყვეტათა ვექტორები განთავსებულია მმმ-ს საწყის ზონაში (იხ. ნახ. 1.3).

ვექტორული წყვეტის პროცესის ინიციალიზაცია ხდება, თუ წყვეტები გლობალურადაა ნებადართული და არსებობს შეწყვეტის თუნდაც ერთი არაშენიდბული მოთხოვნა. თუ ასეთი მოთხოვნები რამდენიმეა, მაშინ აირჩევა წყვეტის ვექტორი უმაღლესი პრიორიტეტით. შემდეგ რეალიზდება მოქმედებათა შემდეგი თანმიმდევრობა.

- სტეპში ჩაიტვირთება PC უმცროსი ბაიტი;
- სტეპში ჩაიტვირთება PC უფროსი ბაიტი;
- სტეპში ჩაიტვირთება FFLAGS ალმების რეგისტრი;

- ხდება ვექტორის უფროსი ბაიტის წაკითხვა;
- ხდება ვექტორის უმცროსი ბაიტის წაკითხვა;
- ვექტორი ჩაიტვირთება PC-ში.

ამ თანმიმდევრობას უკავია Tpc სინქრონიზაციის 24 ტაქტი. წყვეტაზე რეაქციის უარესი დრო შეიძლება გამოვიანგარიშოთ, თუ მივუმატებთ ამ დროს 2Tpc წყვეტების გარე მოთხოვნის სინქრონიზაციისათვის და შეწყვეტილ პროგრამაში ყველაზე გრძელი ბრძანების შესრულების დროს.

## 2. Z8 მიკროკონტროლერის ბრძანებათა სისტემა

მკ-ს მათემატიკური შესაძლებლობები ხასიათდება ბრძანებათა სისტემით. მკ-ში გამოყენებულია ბრძანებათა აგების ორმისამართიანი პრინციპი, რაც საშუალებას იძლევა შევამციროთ ოპერანდების საჭირო გადაგზავნების რაოდენობა. პირველი ოპერანდი ბრძანების შესრულების შემდეგ ხდება შედეგი და ეწოდება ოპერანდ-მიმღები (Destination Operand), ხოლო მეორე – ინარჩუნებს თავის მნიშვნელობას და ეწოდება ოპერანდ-წყარო (Source Operand). ბრძანებათა სისტემის აღწერაში პირველი აღნიშნულია აბრევიატურით dst, ხოლო მეორე- src.

მკ-ს ნებისმიერი ბრძანების კოდი შეიცავს ოპერაციის კოდს (ოპკ), რომელიც განსაზღვრავს ბრძანების ოპერაციას, და ორამდე სამისამართო ველს. სამისამართო ველში კოდების განმარტების ხერხებს ეწოდებათ ოპერანდების დამისამართების ხერხები. მანამ, სანამ განვიხილავთ ბრძანებათა ნაკრებს, საჭიროა უფრო დაწვრილებით განვიხილოთ ოპერანდების დამისამართების ხერხები.

### 2.1 ოპერანდების დამისამართების ხერხები

მკ Z8-ში გამოყენებულია ოპერანდების დამისამართების ექვსი ძირითადი ხერხი:

- სარეგისტრო (Register);
- ირიბი სარეგისტრო (Indirect Register);
- საინდექსო (Indexed);
- პირდაპირი (Direct);
- ფარდობითი (Relative);
- უშუალო (Immediate).

გარდა ამისა, სარეგისტრო და ირიბი სარეგისტრო მისამართებს გააჩნიათ რიგი მოდიფიკაციები: მათ შეუძლიათ გამოიყენონ მუშა რეგისტრის შემოკლებული 4-ბიტიანი მისამართი, რეგისტრის სრული 8-ბიტიანი მისამართი, რეგისტრების მუშა წყვილების შემოკლებული 4-ბიტიანი მისამართი, სარეგისტრო წყვილის სრულ 8-ბიტიანი მისამართი. რეგისტრების წყვილთა დამისამართებისას გამოიყენება ლუწობრივი გასწორება, ე.ი. ნებადართული მისამართები – ლუწი რიცხვებია. თექვსმეტბიტიან ოპერანდებს სარეგისტრო ფაილში უკავიათ რეგისტრების წყვილი, თანაც ლუწ მისამართზე თავსდება უფროსი ბიტი.

მკ Z8 ბრძანებათა სისტემაში ოპერანდების დამისამართების ყველა ხერხი მოყვანილია ცხრილ 2.1-ში. ცხრილში მითითებულია შემდგომში ბრძანებათა ცხრილში გამოყენებული ბრძანებების დამისამართების ხერხების პირობითი აღნიშვნები, დამისამართების ხერხის დასახელება, ოპერანდის აღნიშვნა ასემბლერის ენაზე,

მისამართის მნიშვნელობათა დიაპაზონი და ნახტის ნომერი, რომელზეც მოცემულია დამისამართების ხერხის გრაფიკული იტერპრეტაცია.

უნდა აღინიშნოს, რომ R, RR, IR, IRR ტიპის დამისამართებანი გულისხმობენ როგორც რეგისტრის სრული 8-ბიტიანი მისამართის, ისე შემოკლებული 4-ბიტიანი მისამართის გამოყენებასაც. უკანასკნელ შემთხვევაში მისამართი თავსდება სამისამართო ბაიტის უმცროს ტეტრადაში, ხოლო უფროს ტეტრადაში მითითებულია კოდი 1110B(EH):



ამიტომ სსფ E მუშა ჯგუფის რეგისტრებისადმი მიმართვა შესაძლებელია მხოლოდ მუშა სარეგისტრო მისამართის საშუალებით.

### ოპერანდების დასამისამართების ხერხები

**ცხრილი 2.1**

ხერხი	სახელწოდება	ოპერანდი	დიაპაზონი	ნახ.
r	მუშა რეგისტრული (PP)	Rn	n=0,...,15	1.35
R	რეგისტრული ან PP	Reg Rn	00H —FFH n=0,...,15	1.36 1.35
RR	რეგისტრული წყვილი ან PP წყვილი (ლურჯობრივი გასწორება)	Reg RRp	00H —FEH p=0,...,14	1.38 1.37
Ir	ირიბი PP	@Rn	n=0,...,15	1.39
IR	ირიბი რეგისტრული ან ირიბი PP	@Reg @Rn	00H —FFH n=0,...,15	1.40 1.39
Irr	ირიბი PP წყვილის გამოყენებით	@RRp	p=0,...,14	1.41
IRR	ირიბი რეგისტრული წყვილი ან PP წყვილის გამოყენებით	@Reg @RRp	00H —FEH p=0,...,14	1.42 1.41
X	ინდექსური	Reg(Rn)	00H —FFH	1.43
DA	პირდაპირი	Addrs	0H —FFFFH	1.44
RA	ფარდობითი	Addr	-128- +127	1.45
IM	უშუალო	#Data	00H —FFH	1.46

## 2.2. პროცესორის ალები

ალამთა რეგისტრი FLAGS (FCH) შეიცავს ინფორმაციას პროცესორის მიმდინარე მდგომარეობის შესახებ. ალმები და მათი განლაგება რეგისტრში მოყვანილია ნახ. 2.1-ზე. ჩამოყრის შემდეგ ალამთა რეგისტრის მდგომარეობა განუსაზღვრელია.

ალამთა რეგისტრი FLAGS შეიცავს პროცესორის მდგომარეობის 6 ალამს, რომლებშიც ინფორმაცია ყენდება პროცესორის მუშაობის შედეგად. ოთხი ალამი (C, V, Z, S) გამოიყენება პირობითი გადასვლის ბრძანებების მიერ.

#### ალმების რეგისტრი FLAGS (FCH)



#### ნახ. 2.1 ალმების (FLAGS) რეგისტრი

ორი ალამი (H და D) გამოიყენება ათობითი კორექციის ბრძანების მიერ. დარჩენილი ორი ბიტი შეიძლება გამოყენებულ იქნეს, როგორც მომხმარებლის ალმები (F1 და F2). ქვემოთ დაწვრილებითაა განხილული Z8 მკ-ს ძირითადი ალმებიდან თითოეულის დანიშნულება.

#### ა. გადატანის ალამი C (Carry Flag)

გადატანის ალამი ყენდება 1-ში, თუ არითმეტიკული ოპერაციის შედეგად გენერირდება “გადატანა ....დან” ან “სესხება ....ში” რეზულტატის უფროსი მე-7 ბიტიდან. წინააღმდეგ შემთხვევაში ალამი C ყენდება 0-ში.

ციკლური ან არითმეტიკული ძვრის ბრძანებათა შესრულების პროცესში გადატანის ალამი C შეიცავს უკანასკნელ ბიტს, რომელიც წამოწეულია ბრძანებაში მითითებული რეგისტრიდან.

ბრძანებებს შეუძლიათ გადატანის ალმის დაყენება, ჩამოყრა ან ინვერტირება (დამატება).

## **ბ. ნულის ალამი Z (Zero Flag)**

თუ არითმეტიკული ან ლოგიკური ოპერაციის შედეგად მიიღება ნულოვანი შედეგი, მაშინ ალამი Z ყენდება 1-ში, წინააღმდეგ შემთხვევაში ალამი Z იწმინდება და ყენდება 0-ში.

თუ რეგისტრში ბიტის შემოწმების ბრძანების შედეგი ტოლია 00H, მაშინ ნულის ალამი ყენდება 1-ში, წინააღმდეგ შემთხვევაში იწმინდება 0-ში.

თუ ციკლური ან არითმეტიკული ძვრის ბრძანების შესრულების შედეგი უდრის 00H, Z ალამი ყენდება 1-ში, სხვაგვარად – ჩამოიყრება 0-ში.

## **გ. ნიშნის ალამი S (Sign Flag)**

ნიშნის ალამი ინახავს მიმდინარე არითმეტიკული ან ლოგიკური ოპერაციის რეზულტატის, ანდა ციკლური არითმეტიკული ან ლოგიკური ძვრის ოპერაციის უფროსი ბიტის მნიშვნელობას. ნიშნიან რიცხვებზე არითმეტიკული ოპერაციების წარმოებისათვის მკ-ში გამოიყენება დამატებით კოდში ინფორმაციის წარმოდგენა. დადებითი რიცხვი ამ დროს იდენტიფიცირდება უფროსი მნიშვნელობის მქონე თანრიგში და შესაბამისად, ნიშნის ალმის მნიშვნელობა აგრეთვე 0-ის ტოლია. უარყოფითი რიცხვი იდენტიფიცირდება 1-იანით უფროს მნიშვნელობის მქონე თანრიგში და შესაბამისად, S ალამი აგრეთვე იქნება 1-ის ტოლი.

## **დ. გადავსების ალამი V (Overflow Flag)**

ნიშნიანი არითმეტიკული ოპერაციებისთვის, აგრეთვე ციკლური და არითმეტიკული ძვრების ოპერაციებისათვის გადავსების ალამი V ყენდება 1-ში, თუ რეზულტატი მეტია მაქსიმალურად შესაძლო დადებითი რიცხვის (+127) ან ნაკლებია მინიმალურად შესაძლო უარყოფითი რიცხვის (-128), რომელიც წარმოდგენილია 8-ბიტიანი დამატებითი კოდით. ალამი V ყენდება 0-ში თუ არ არის გადავსება. თანრიგობრივი ლოგიკური ოპერაციების შედეგად ალამი V ყოველთვის ჩამოიყრება 0-ში.

## **ე. ათობითი კორექციის ალამი D(Decimal Adjust Flag)**

ათობითი კორექციის ალამი გამოიყენება BCD (Binary Coded Decimal) ორობით-ათობითი არითმეტიკისათვის. რადგან ათობითი კორექციის ალგორითმი განსხვავებულია შეკრების და გამოკლებისათვის, ეს ალამი ინახავს ინფორმაციას ბოლო შესრულებული ბრძანების შესახებ, ათობითი კორექციის შემდგომი DA ბრძანებისათვის. გამოკლების ოპერაციის შესრულების შემდეგ D

ალამი ყენდება 1-ში, ხოლო შეკრების ოპერაციის შემდეგ – იწმინდება 0-ში.

### ვ. ნახევარგადატანის ალამი H (Half Carry Flag)

ნახევარგადატანის ალამი H ყენდება 1-ში, როდესაც რიცხვების შეკრებისას გენერირდება გადატანა მე-3 ბიტიდან ან გამოკლებისას გენერირდება სესხება მე-3 ბიტში. ალამი H გამოიყენება DA ათობითი კორექციის ბრძანების მიერ.

ყველა ალმის მნიშვნელობა იცვლება IRET ბრძანებით ალმის რეგისტრის მდგომარეობის სტეკიდან აღდგენისას. WDH და WDT ბრძანებები აყენებენ ალმებს Z, S და V განუსაზღვრელ მდგომარეობაში. ბრძანება SWAP განუსაზღვრელ მდგომარეობაში აყენებს C და V ალმებს.

## 2.3 ბრძანებათა ნაკრები

Z8 მიკროკონტროლიორების ბრძანებები შეიძლება დაყოფილ იქნეს რვა ჯგუფად:

- ჩატვირთვის ბრძანებები;
- არითმეტიკული ბრძანებები;
- ლოგიკური ბრძანებები;
- პროგრამის მართვის ბრძანებები;
- ბიტების მანიპულაციის ბრძანებები;
- ბლოკების გადაგზავნის ბრძანებები;
- ძვრების ბრძანებები;
- პროცესორის მართვის ბრძანებები.

### 2.3.1 ბრძანებათა სისტემის აღწერა

ცხრილ 2.1-ში მოყვანილია მიკროკონტროლიორების ბრძანებათა სისტემის მოკლე აღწერა, თანაც თითოეული ბრძანებისათვის მოცემულია მნემონიკური აღნიშვნა რომელიც მიღებულია ასემბლერის ენაში, მითითებულია ოპერანდების შემადგენლობა და ბრძანების არსი ინგლისურ (მნემონიკის, როგორც აბრევიატურის წარმომავლობის გასაგებად) და რუსულ ენებზე. აბრევიატურა “CC” პროგრამის მართვის ბრძანებათა ოპერანდების სვეტში ნიშნავს პირობის კოდს (Condition), ხოლო აბრევიატურა “r” – ნებისმიერ რეგისტრს მუშა ჯგუფიდან (register).

**Z8 მიკროკონტროლერის ბრანგებათა სისტემის მოკლე აღწერა**  
**ცხრილი 2.1**

მნემონიკა	ოპერანდი	ბრძანების დასახელება	
		ინგლისური ენა	ქართული ენა
ჩატვირთვის ბრძანებები			
CLR	dst	Clear	გასუფთავდეს
LD	dst,src	Load	ჩატვირთვა
LDC	dst,src	Load Constant	ჩატვირთვა კონსტანტი
LDE	dst,src	Load External Data	ჩატვ. გარე მონაცემ.
POP	dst	Pop	სტეკიდან ამოღება
PUSH	src	Push	სტეკში ჩატვირთვა
ართმეტიკული ბრძანებები			
ADC	dst,src	Add with Carry	შეკრება გადატანით
ADD	dst,src	Add	შეკრება
CP	dst,src	Compare	შედარება
DA	dst	Decimal Adjust	ათობითი კორექცია
DEC	dst	Decrement	დეკრემენტი
DECW	dst	Decrement Word	დეკრემენტი სიტყვის
INC	dst	Increment	ინკრიმენტი
INCW	dst	Increment Word	ინკრიმენტი სიტყვის
SBC	dst,src	Subtract with Carry	გამოკლება სესხებით
SUB	dst,src	Subtract	გამოკლება
ლოგიკური ბრძანებები			
AND	dst,src	Logical AND	ლოგიკური და
COM	dst	Complement	დამატება
OR	dst,src	Logical OR	ლოგიკური ან
XOR	dst,src	Logical EXCLUSIVE OR	ლოგიკური გამომრიცხავი ან
პროგრამის მართვის ბრძანებები			
CALL	dst	Call Procedure	ქვეპროგრამის გამოძახება
DJNZ	r,dst	Decrement and Jump Non Zero	დეკრემენტი. და გადასვლა თუ ნული არაა
IRET		Interrupt Return	წყვეტიდან დაბრუნება
JP	cc,dst	Jump	გადასვლა
JR	cc,dst	Jump Relative	გადასვლა ფარდობითი
RET		Return	დაბრუნება
ბიტებზე მანიპულაციის ბრძანებები			
TCM	dst,src	Test Complement Under Mask	შემოწმდეს დამატება მასკით

TM	dst,src	Test Under Mask	შემოწმდეს მასკით
AND	dst,src	Bit Clear	გაიწმინდოს ბიტები
OR	dst,src	Bit Set	დაყენდეს ბიტები
XOR	dst,src	Bit Complement	დაემატოს ბიტებზე
ბლოკების გადაგზავნის ბრძანებები			
LDCI	dst,src	Load Constant Autoincrement	ჩაითვირთოს კონსტანტა ავტოინკრემენტით
LDEI	dst,src	Load External Data Autoincrement	ჩაითვირთოს გარე მონაც. ავტოინკრემენტით
წანაცვლების ბრძანებები			
RL	dst	Rotate Left	წანაცვლება მარცხნივ
RLC	dst	Rotate Left Through Carry	წანაცვლება მარჯვნივ გადატანის გამოყენებით
RR	dst	Rotate Right	წანაცვლება მარჯვნივ
RCR	dst	Rotate Right Through Carry	წანაცვლება მარჯვნივ გადატანის გამოყენებით
SRA	dst	Shift Right Arithmetic	ართმეტიკულად მარჯვნივ
SWAP	dst	Swap Nibbles	ნახევარბაიტებ. სკაპინგი
პროცესორის მართვის ბრძანებები			
CCF	src	Complement Carry	დაემატოს გადატანას
DI		Flag Disable Interrupt	ალამი წყვეტის აკრძალ.
EI		Enable Interrupts	ნებისდართვა წყვეტებს
HALT		Halt	გადასვლა HALT რეჟიმ.
NOP		No Operation	არაა ოპერაცია
RCF		Reset Carry Flag	გაიწმ. ადატ. ალამი
SCF		Set Carry Flag	დაყენდ. გადატ. ალამი
SRP		Set Register Pointer	რეგისტრის მაჩვენებ.
STOP		Stop	დაყენება
WDH		WDT Enable During HALT	გადასვლა STOP -ში
WDT		WDT Enable or Refresh	ნებისდართვა სადარაჯო ტაიმერისა HALT-ში სადარაჯო ტაიმერის ნებისდართვა ან გადაწერა

### 2.3.2. პროგრამის განტოტების პირობები

JR და JP გადასვლათა ბრძანებები უზრუნველყოფენ სხვადასხვა პირობებით პროგრამის განტოტებას. სხვადასხვა პირობებადსახით გამოიყენება C, Z, S და V ალმების მდგომარეობები, აგრეთვე, მათი ლოგიკური ფუნქციები. ასამბლერის ენისათვის დასაშვები პირობათა ნაკრები მნემონიკური აღნიშვნის (CC) მითითებით, მათი მნიშვნელობები, რომლებიც შეესაბამებიან ალმების მდგომარეობასა და პირობების თექვსმეტობითკოდს მოყვანილია ცხრილ 2.2-ში. პირობათა ნაკრები გულისხმობს განტოტებას ცალკეული ალმების მდგომარეობების მიხედვით, აგრეთვე ნიშნის მქონე მთელ რიცხვებს შორის და უნიშნო მთელ რიცხვებს შორის ყველა შესაძლო თანაფარდობებზე.

#### პირობათა მნემონიკა (CC) და ოპერაციის კოდი (C)

ცხრილი 2.2

cc	მნიშვნელობა	ალმების მდგომარეობა	c
F	მუდმივად მცდარია	—	0
	მუდმივად ჭეშმარიტია	—	8
C	არის გადატანა	C=1	7
NC	არ არის გადატანა	C=0	F
Z	არის ნული	Z=1	6
NZ	არ არის ნული	Z=0	E
PL	დადებითია	S=0	D
MI	უარყოფითია	S=1	5
OV	გადავსება	V=1	4
NOV	არ არის გადავსება	V=0	C
EQ	ტოლია	Z=1	6
NE	არ არის ტოლი	Z=0	E
GE	მეტია ან ტოლია	(S xor V)=0	9
LT	ნაკლებია	(S xor V)=1	1
GT	მეტია	(Z or (S xor V))=0	A
LE	ნაკლებია ან ტოლია	(Z or (S xor V))=1	2
UGE	უნიშნოდ მეტია ან ტოლია	C=0	F
ULT	უნიშნოდ ნაკლებია	C=1	7
UGT	უნიშნოდ მეტია	(C=0 and Z=0)=1	B

ULE	უნიშნოდ ნაკლებია ან ტოლია	(C or Z)=1	3
-----	------------------------------	------------	---

### 3. Z8 მიკროკონტროლერების კონსტრუქცია

Z8 ფართო გამოყენების მიკროკონტროლიორების გამოშვება ხდება სხვადასხვა კონსტრუქციულ შესრულებაში. გამოყენებათა უმრავლესობისათვის ყველაზე იაფი და მოსახერხებელია DIP (Dual In Line Package) ტიპის კორპუსი. ამ ტიპის კორპუსებისთვის მკ გამომყვანების განლაგების სქემა ნაჩვენებია ნახ. 3.1-ზე.

მკ მოდელთა უმრავლესობას, აგრეთვე, გააჩნია შესრულების ვარიანტი SOIC (Small Outline Package) ტიპის კორპუსი, რომელიც განკუთვნილია ზედაპირზე მონტაჟისთვის. 40 მოდელის გამოშვება ხდება აგრეთვე, QFP (Quad Flat Pack) და PLCC (Plastic Chip Carrier) ტიპის კვადრატულ 44 გამომავალ კორპუსებში. მრავალჯერადი გადაპროგრამირების შესაძლებლობით 30, 31 და 40 მკ მოდელების წარმოება ხდება CerDIP Window Lid ტიპის კორპუსებში, რომლებსაც გააჩნიათ კვარცული ფანჯარა ოპტიკური წაშლისთვის.

მიკროსქემის სრული აღნიშვნა, იმ შიფრის გარდა, რომელიც მითითებულია, ცხრილ 1.1-ში, დამატებით შეიცავს ორ ციფრს, რომლებიც შეესაბამებიან მაქსიმალურ სიხშირეს მეგაჰერცებში, სამ ასოსა და პარტიის (არაუცილებელია) ასოებრივ-ციფრულ კოდს.

პირველი ასო აღნიშნავს კორპუსის ტიპს (P-პლასტმასის DIP, S-SOIC და ა.შ.), მეორე – ტემპერატურულ დიაპაზონებს (S - სტანდარტული: 0-70°C, E-გაფართოებული: 40-105°C), მესამე – ახასიათებს გარემოს ზემოქმედებისაგან დამცავ გარსს (C-სტანდარტული პლასტმასური, E-სტანდარტული ჰერმეტული).

მაგალითად, მკ Z86E02 სრული აღნიშვნა შეიძლება იყოს შემდეგი: Z86E0208PSC. უფრო სრული ინფორმაციისათვის საჭიროა გამოყენებულ იქნას საფირმო წყაროები [3,4].

გთხელი 02, 04, 08

P24	1	18	P32
P25	2	17	P22
P26	3	16	P21
P27	4	15	P20
Vcc	5	14	GND
XTAL2	6	13	P02
XTAL1	7	12	P01
P31	8	11	P00
P32	9	10	P33

გთხელი 30, 31

P25	1	28	P24
P26	2	27	P23
P27	3	26	P22
P04	4	25	P21
P05	5	24	P20
P06	6	23	P03
P07	7	22	GND
Vcc	8	21	P02
XTAL2	9	20	P01
XTAL1	10	19	P00
P31	11	18	P30
P32	12	17	P36
P33	13	16	P37
P34	14	15	P35

გთხელი 40

R/W	1	40	/DS
P25	2	39	P24
P26	3	38	P23
P27	4	37	P22
P04	5	36	P21
P05	6	35	P20
P06	7	34	P03
P14	8	33	P13
P15	9	32	P12
P07	10	31	GND
Vcc	11	30	P02
XTAL2	12	29	P11
P16	13	28	P10
P17	14	27	P01
XTAL1	15	26	P00
P31	16	25	P30
P32	17	24	P36
P33	18	23	P37
P34	19	22	P35
/AS	20	21	/RESET

ნახ. 3.1 Z8 მიკროკონტროლერების გამომყვანების განლაგება

#### 4. დასკვნა

მოცემულ ნაშრომში განხილული მასალების საფუძველზე შეიძლება დავასკვნათ, რომ ერთკრისტალიანი მიკროკონტროლიორები წარმოადგენენ პერსპექტიულ ელემენტებს მონაცემთა დამუშავებისა და გადაცემის მოწყობილობათა აგებისთვის. მათ გააჩნიათ ყველა საჭირო ატრიბუტი ასეთი მოწყობილობების დაპროექტებისას წარმოქმნილი ყველა ამოცანის გადასაჭრელად. უპირველეს ყოვლისა, ესენი მიკროკონტროლიორთა აპარატზე საშუალებებია, მონაცემებისა და პროგრამების ჩაშენებული მეხსიერებიდან დაწყებული და კრისტალზე განთავსებული პერიფერიული მოწყობილობებით, და ხელშეშლების პირობებში საიმედო მუშაობის უზრუნველყოფის საშუალებებით დამთავრებული. კონსტრუქციული შესრულების მრავალფეროვნება და ვარიანტის არჩევის შესაძლებლობა კვების ნაკლები ძაბვითა და ექსპლუატაციის მკაცრი პირობების მოთხოვნების გათვალისწინებით, საშუალებას აძლევენ დამმუშავებელს ყოველთვის შეარჩიონ მიკროკონტროლიორის შესაბამისი მოდელი თავისი კონკრეტული ამოცანის გადაწყვეტისათვის. ბრძანებათა კომპლექსური სისტემა, დაბალი ელექტრომაგნიტური გამოსხივებისა და რეზერვირების რეჟიმები, აპარატზე კონფიგურაციის დაპროგრამების შესაძლებლობა საშუალებას გვაძლევენ პროგრამათა ჩაშენებული მეხსიერების ძალზე შეზღუდული მოცულობებისაც კი გადავჭრათ გამოყენების ურთულესი ამოცანები. ფირმა Zilog თავის ნაწარმს აღჭურვავს დაწვრილებითი დოკიმენტაციითა და დამუშავების საშუალებებით.

ფირმის პროდუქციის ნომენკლატურა ინფორმაციის დამუშავებისა და გადაცემის მოწყობილობებში გამოყენებადი განხილული მიკროკონტროლერებით არ იზღუდება. ფირმა Zilog აწარმოებს Z8 მიკროკონტროლიორების დიდ მრავალფერობვნებას, მიკროკონტროლიორებს ციფრული ტელევიზისთვის, სატელეფონო ავტომობასუხეებისთვის, ციფრული სასიგნალო პროცესორებისთვის, კონტროლიორებს პერიფერიული მოწყობილობებისათვის და პერსონალური კომპიუტერების გარე მეხსიერებისთვის., აუდიო და მულტიმედია ხელსაწყოებს, სპეციალურ მიკროპროცესორებს კავშირგაბმულობის სისტემებისთვის.

ინფორმაციის დამუშავებისა და გადაცემის მოწყობილობათა აგებისას მიკროკონტროლიორების გამოყენება საშუალებას იძლევა არა მარტო გავაუმჯობესოთ მათი ძირითადი ტექნიკური მახასიათებლები, ისეთები, როგორებიცაა საიმედოობა, სწრაფმოქმედება, სიზუსტე, მასოგაბარიტული მახასიათებლები, ენერგომოხმარება, არამედ მივიღოთ თანმხლები კონსტრუქციაც,

რომლის ფუნქციის სრულყოფა შეიძლება განვახორციელოთ  
საწარმოო ციკლის გარდაქმნისა და კონსტრუქტორული  
დოკუმენტაციის შეცვლის გარეშე.

## ლიტერატურა

1. Боккер П. ISDN. Цифровая сеть с интеграцией служб. Понятия, методы, системы: Пер. с нем. - М.: Радио и связь, 1991. - 304 с.
2. Embedded Control Handbook.- Microchip Technology, Inc.- 1994.
3. Z8 Microcontrollers. User's Manual.- Zilog, Inc.- 1995.
4. Discrete Z8 Microcontrollers. Databook.- Zilog, Inc.- 1994.
5. Григалашвили Д.С, Цвераидзе З. Н. Особенности выбора микроконтроллеров и критерий их оценки. // GEORGIAN ENGINEERING NEWS., 2006, #1;
6. Infrared Remote Controllers. Databook.- Zilog, Inc.- 1994.

დამკაბადონებელი გ. დალაქიშვილი

ტექნიკური რედაქტორი ჯ. გრიგალაშვილი

კომპიუტერული უზრუნველყოფა თ. ოთარაშვილი

იბეჭდება ავტორთა მიერ წარმოდგენილი სახით

გადაეცა წარმოებას 07.11.2008. ხელმოწერილია დასაბეჭდად 13.11.2008.

ქაღალდის ზომა 60\*84 1/16. პირობითი ნაბეჭდი თაბაზი 5. ტირაჟი 100 ეგზ.

საგამომცემლო სახლი „ტექნიკური უნივერსიტეტი“, თბილისი, კოსტავას 77

